

# PATENT ABSTRACTS OF JAPAN

(11)Publication number :

2002-229474

(43)Date of publication of application : 14.08.2002

(51)Int.Cl.

G09F 9/00  
G02F 1/1345  
G09F 9/30  
G09F 9/35  
H01L 23/12  
H05B 33/02  
H05B 33/14

(21)Application number : 2001-317142

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 15.10.2001

(72)Inventor : TODA TAKATOMO  
MAKINO NAOKI

BEST AVAILABLE COPY

(30)Priority

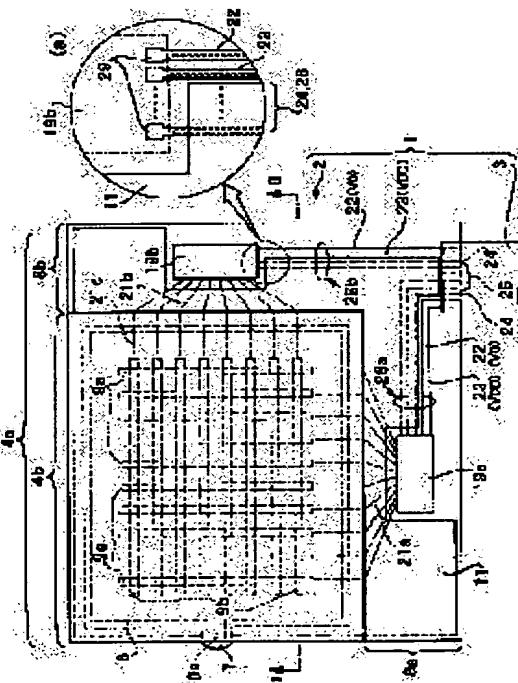
Priority number : 2000365715 Priority date : 30.11.2000 Priority country : JP

(54) SEMICONDUCTOR CHIP MOUNTED SUBSTRATE, OPTOELECTRONIC DEVICE, LIQUID CRYSTAL DEVICE, ELECTROLUMINESCENCE DEVICE AND ELECTRONIC EQUIPMENT

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent corrosion or migration from being caused in metallic wirings even when a wiring pattern is formed by using metallic material having a low electric resistance value.

SOLUTION: This substrate is a semiconductor chip mounted substrate in which semiconductor chips 19a, 19b are mounted on a substrate 4a. The substrate has power source wirings 22 supplying a power source potential to the semiconductor chips 19a, 19b, ground wirings 23 supplying a ground potential to the chips 19a, 19b, output wirings 21a, 21b to which output signals from the chips 19a, 19b are supplied and an insulating film 11 covering the output wirings 21a, 21b. Then, the insulating film 11 is formed by avoiding areas between the power source wirings 22 and the ground wirings 23.



**LEGAL STATUS**

[Date of request for examination] 15.10.2001  
[Date of sending the examiner's decision of rejection] 19.04.2005  
[Kind of final disposal of application other than the  
examiner's decision of rejection or application converted  
registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of  
rejection] 2005-09221  
[Date of requesting appeal against examiner's decision  
of rejection] 17.05.2005  
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

\* NOTICES \*

JPO and NCIPI are not responsible for any  
damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

## CLAIMS

---

[Claim(s)]

[Claim 1] It is the semiconductor chip mounting substrate which carries out [ that have a wrap insulator layer for power-source wiring which supplies power-source potential to said semiconductor chip, touch-down wiring which supplies touch-down potential to said semiconductor chip, output wiring with which the output signal from said semiconductor chip is supplied, and said output wiring in the semiconductor chip mounting substrate with which the semiconductor chip was carried on the substrate, and said insulator layer avoids the field between said power-source wiring and said touch-down wiring, and is formed, and ] as the description.

[Claim 2] In the semiconductor chip mounting substrate with which the semiconductor chip was carried on the substrate Output wiring with which it is formed in said substrate and the output signal from said semiconductor chip is supplied, The 1st field formed in the one-side side of said substrate, and the 2nd field formed in the crossing said one-side [ of said substrate ], and side side, Power-source wiring which is formed over said 1st field and said 2nd field, and supplies power-source potential to said semiconductor chip, Touch-down wiring which is formed over said 1st field and said 2nd field, and supplies touch-down potential to said semiconductor chip, The external circuit substrate connected to said touch-down wiring and said power-source wiring in said 2nd field, It is the semiconductor chip mounting substrate which it has a wrap insulator layer, and said semiconductor chip is mounted in said 1st field in said output wiring, and is characterized by for said insulator layer avoiding the field between said power-source wiring and said touch-down wiring, and forming it.

[Claim 3] The semiconductor chip mounting substrate characterized by having further the 2nd semiconductor chip mounted in said 2nd field in claim 2.

[Claim 4] The substrate which supports said electro-optics layer in the electro-optic device possessing an electro-optics layer, The electrode which drives said electro-optics layer, and the component for a drive carried in said substrate, Output wiring which supplies the output signal which was connected to said component for a drive and outputted from the component for a drive to said electrode, Power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for a drive, It is the electro-optic device which is formed in said substrate, has touch-down wiring which supplies touch-down potential to said component for a drive, and is characterized by for said insulator layer avoiding the field between said power-source wiring and said touch-down wiring, and forming it.

[Claim 5] It is the electro-optic device characterized by including the layer to which said power-source wiring uses a metal as a principal component in claim 4.

[Claim 6] The layer which uses said metal as a principal component in claim 5 is an electro-optic device characterized by including the metal chosen from the group which consists of silver, palladium, and copper.

[Claim 7] It is the electro-optic device characterized by the thing of said power-source wiring and said touch-down wiring for which either at least has the laminated structure of a metal and a metallic oxide in claim 5.

[Claim 8] It is the electro-optic device characterized by choosing said electro-optics layer from an

organic electroluminescence layer and a liquid crystal layer in claim 6.

[Claim 9] It is the electro-optic device which said electro-optics layer is pinched between said electrode and 2nd electrode in claim 5, and is characterized by connecting either said electrode or said 2nd electrode to a switching element.

[Claim 10] It is the electro-optic device characterized by choosing said switching element from a thin film transistor and a thin-film diode in claim 9.

[Claim 11] The component for the 2nd drive which said electro-optics layer was pinched by inter-electrode [ said / electrode and inter-electrode / 2nd / said ] in claim 5, including further the 2nd electrode which drives said electro-optics layer, and was carried in said substrate, The 2nd power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for the 2nd drive, It is the electro-optic device which is formed in said substrate, has the 2nd touch-down wiring which supplies touch-down potential to said component for the 2nd drive, and is characterized by for said insulator layer avoiding the field between said 2nd power-source wiring and said 2nd touch-down wiring, and forming it.

[Claim 12] The substrate which supports said electro-optics layer in the electro-optic device which has an electro-optics layer, The electrode which drives said electro-optics layer, and the component for a drive carried in said substrate, Output wiring which supplies the output signal which was connected to said component for a drive and outputted from the component for a drive to said electrode, Power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for a drive, Touch-down wiring which is formed in said substrate and supplies touch-down potential to said component for a drive, It is formed in said substrate and has control wiring which supplies the signal which controls said component for a drive, and data wiring which is formed in said substrate and supplies a data signal to said component for a drive. Said insulator layer The electro-optic device characterized by avoiding the field between said power-source wiring and said control wiring, the field between said power-source wiring and said data wiring, the field between said touch-down wiring and said control wiring, or the field between said touch-down wiring and said data wiring, and being formed.

[Claim 13] The 1st substrate equipped with the 1st electrode, and the 2nd substrate which countered said 1st substrate, has been arranged and was equipped with the 2nd electrode, The liquid crystal layer arranged between said 1st electrode and said 2nd electrode, and IC for a liquid crystal drive mounted in the field jutted out of said 2nd substrate among said 1st substrate, Output wiring which supplies the output signal which was connected to said IC for a liquid crystal drive, and was outputted from the IC for a liquid crystal drive to said 1st electrode or said 2nd electrode, Power-source wiring which is formed in a wrap insulator layer, and said 1st substrate or said 2nd substrate in said output wiring, and supplies power-source potential to said IC for a liquid crystal drive, It is liquid crystal equipment which is formed in said 1st substrate or said 2nd substrate, has touch-down wiring which supplies touch-down potential to said IC for a liquid crystal drive, and has that said insulator layer avoids the field between said power-source wiring and said touch-down wiring, and is prepared.

[Claim 14] It is liquid crystal equipment characterized by having the laminated structure in which said power-source wiring contains two or more layers in claim 13, and having further the laminated structure in which the electrode which is said 1st electrode or said 2nd electrode, and was formed in the same substrate as said power-source wiring also contains two or more layers.

[Claim 15] Said metal membrane is liquid crystal equipment characterized by being the same layer as said reflective film including the metallic-oxide film with which it has the reflective film further and said laminated structure was formed a metal membrane and on the metal membrane in claim 14.

[Claim 16] The 1st substrate equipped with the 1st electrode, and the 2nd substrate which countered said 1st substrate, has been arranged and was equipped with the 2nd electrode, The liquid crystal layer arranged between said 1st electrode and said 2nd electrode, and IC for the 1st liquid crystal drive mounted in the field jutted out of said 2nd substrate in the 1st side of said 1st substrate, IC for the 2nd

liquid crystal drive mounted in the field jutted out of said 2nd side in said 1st side of said 1st substrate, and the 2nd crossing side, Two or more wiring connected to said IC for the 1st liquid crystal drive, or said IC for the 2nd liquid crystal drive, Have a wrap insulator layer for the part of said two or more wiring, and said two or more wiring includes touch-down wiring which supplies power-source wiring and touch-down potential which supply power-source potential to said IC for the 1st liquid crystal drive to said IC for the 1st liquid crystal drive. Said insulator layer is liquid crystal equipment characterized by avoiding between said power-source wiring and said touch-down wiring, and being formed.

[Claim 17] The 1st substrate equipped with the 1st electrode, and the 2nd substrate which countered said 1st substrate, has been arranged and was equipped with the 2nd electrode, The liquid crystal layer arranged between said 1st electrode and said 2nd electrode, and IC for a liquid crystal drive mounted in the field jutted out of said 2nd substrate among said 1st substrate, Output wiring which supplies the output signal which was connected to said IC for a liquid crystal drive, and was outputted from the IC for a liquid crystal drive to said 1st electrode or said 2nd electrode, Power-source wiring which is formed in a wrap insulator layer, and said 1st substrate or said 2nd substrate in said output wiring, and supplies power-source potential to said IC for a liquid crystal drive, Touch-down wiring which is formed in said 1st substrate or said 2nd substrate, and supplies touch-down potential to said IC for a liquid crystal drive, Control wiring which supplies the signal which is formed in said 1st substrate or said 2nd substrate, and controls said IC for a liquid crystal drive, It is formed in said 1st substrate or said 2nd substrate, and has data wiring which supplies a data signal to said IC for a liquid crystal drive. Said insulator layer Liquid crystal equipment characterized by avoiding the field between said power-source wiring and said control wiring, the field between said power-source wiring and said data wiring, the field between said touch-down wiring and said control wiring, or the field between said touch-down wiring and said data wiring, and being formed.

[Claim 18] A base material, the 1st electrode prepared in this base material, and the electroluminescence layer arranged on this 1st electrode, The 2nd electrode prepared on this electroluminescence layer, and IC for the 1st drive which was mounted in the 1st side side of said base material, and was connected to said 1st electrode, IC for the 2nd drive which was mounted in the crossing said 1st side [ of said base material ], and 2nd side side, and was connected to said 2nd electrode, Power-source wiring which supplies power-source potential to said IC for the 1st drive, or said IC for the 2nd drive, Touch-down wiring which supplies touch-down potential to said IC for the 1st drive, or said IC for the 2nd drive, It is electroluminescence equipment which has a wrap insulator layer for output wiring with which the output signal from said IC for the 1st drive or said IC for the 2nd drive is supplied, and said output wiring, and is characterized by for said insulator layer avoiding the field between said power-source wiring and said touch-down wiring, and forming it.

[Claim 19] A base material, the anode electrode prepared in this base material, and the electroluminescence layer arranged on this anode electrode, The component for the 1st drive connected at least to one side of the cathode electrode prepared on this electroluminescence layer, and a said anode electrode and said cathode electrode, It has a wrap insulator layer for some of two or more 1st input wiring connected to this component for the 1st drive, and these 1st input wiring. Said 1st input wiring Said insulator layer is electroluminescence equipment characterized by avoiding the field between said power-source wiring and said touch-down wiring, and being formed including touch-down wiring which supplies power-source wiring and touch-down potential which supply power-source potential to said component for the 1st drive to said component for the 1st drive.

[Claim 20] The component for the 2nd drive connected to another side of said anode electrode and said cathode electrode in claim 19, Output wiring which supplies the output signal which is connected to this component for the 2nd drive, and was outputted from this component for the 2nd drive to the electrode of said another side, It is formed in said substrate and has two or more 2nd input wiring which supplies an input signal to said component for the 2nd drive. This 2nd input wiring Said insulator layer is electroluminescence equipment characterized by avoiding the field between said power-source wiring

and said touch-down wiring, and being formed including touch-down wiring which supplies power-source wiring and touch-down potential which supply power-source potential to said component for the 2nd drive to said component for the 2nd drive.

[Claim 21] A base material, the anode electrode prepared in this base material, and the electroluminescence layer arranged on this anode electrode, The component for a drive connected at least to one side of the cathode electrode prepared on this electroluminescence layer, and a said anode electrode and said cathode electrode, Output wiring which supplies the output signal which was connected to said driver element and outputted from the component for the 1st drive to said anode electrode or said cathode electrode, Power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for a drive, Touch-down wiring which is formed in said substrate and supplies touch-down potential to said component for a drive, It is formed in said substrate and has control wiring which supplies the signal which controls said component for a drive, and data wiring which is formed in said substrate and supplies a data signal to said component for a drive. Said insulator layer Electroluminescence equipment characterized by avoiding the field between said power-source wiring and said control wiring, the field between said power-source wiring and said data wiring, the field between said touch-down wiring and said control wiring, or the field between said touch-down wiring and said data wiring, and being formed.

[Claim 22] It is electronic equipment characterized by said electro-optic device being constituted from a claim 4 with the electro-optic device of a publication by either of claims 12 in the electronic equipment which has an electro-optic device as a display.

---

[Translation done.]

**\* NOTICES \***

**JPO and NCIPI are not responsible for any damages caused by the use of this translation.**

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]**

**[0001]**

**[Field of the Invention]** This invention relates to the semiconductor chip mounting substrate which mounts a semiconductor chip and changes on a substrate. Moreover, this invention relates to the electro-optic device which displays using electrooptic material, such as liquid crystal and electroluminescence. Moreover, this invention relates to the liquid crystal equipment which displays by modulating light by controlling the orientation of liquid crystal. Moreover, this invention relates to the electroluminescence equipment which displays an image using an organic electroluminescent element. Moreover, this invention relates to the electronic equipment constituted using an electro-optic device.

**[0002]**

**[Description of the Prior Art]** In recent years, electro-optic devices, such as liquid crystal equipment and electroluminescence equipment (henceforth EL equipment), are widely used for the display of electronic equipment, such as a pocket mold computer, a portable telephone, and a video camera, as a display.

[0003] The liquid crystal as electrooptic material is pinched with the electrode of a couple, the orientation of liquid crystal is controlled by controlling the electrical potential difference impressed to those electrodes, the light which passes this liquid crystal by orientation control of this liquid crystal is modulated, and this expresses images, such as an alphabetic character and a figure, outside as liquid crystal equipment.

[0004] Moreover, images, such as an alphabetic character and a figure, are displayed outside by pinching EL luminous layer as electrooptic material with the electrode of a couple, controlling the current supplied to the above-mentioned EL luminous layer by controlling the electrical potential difference impressed to those electrodes, and controlling luminescence from EL luminous layer by EL equipment.

[0005] In liquid crystal equipment, EL equipment, etc., the electrode which pinches liquid crystal, EL luminous layer, etc. is formed on one or more substrates. For example, an electrode is formed in each of the substrate of the couple which counters mutually and is arranged with liquid crystal equipment. On the other hand, with EL equipment, the laminating of the electrode of a couple is carried out to the front face of one substrate on both sides of EL luminous layer. In these electro-optic devices, two or more electrodes are formed in the interior of the effective viewing area on a substrate, and cash-drawer wiring prolonged from said two or more electrodes and metal wiring other than those cash-drawer wiring are formed in the exterior of the effective viewing area. The electrode formed in an effective viewing area may be an oxide called ITO etc., and may be metals, such as an APC alloy and Cr. When an electrode is formed with a metal, prolonged cash-drawer wiring also turns into a metal wire.

[0006] As metal wiring other than said cash-drawer wiring which is prolonged to the exterior of an effective viewing area and comes out to it, it is metal wiring connected to the input terminal, for example, the input-side bump, of the semiconductor chip in the wiring substrate of the structure of mounting a semiconductor chip directly on a substrate, and the wiring substrate of the so-called COG (Chip On Glass) method, and metal wiring connected to FPC (Flexible Printed Circuit) prolonged from an external circuit can be considered, for example.

[0007] In above liquid crystal equipment, EL equipment, etc., it is known that a conductive oxide called ITO (Indium Tin Oxide) etc. is conventionally used as an ingredient of the electrode formed on a substrate or that metals, such as APC and Cr, will be used as an ingredient of metal wiring formed on a substrate. Here, APC is an alloy which consists of Ag (silver), Pd (palladium), and Cu (copper).

[0008] Although ITO was widely used from the former as ingredients, such as an electrode, since this ITO had the high electric resistance value, when this was taken about for a long time on the substrate, it had a problem of an electric resistance value becoming high and it becoming impossible to drive an actuation circuit normally. In order to cancel this trouble, it is thought a metal with low electric resistance values, such as APC and Cr, that it is effective. For example, the resistance per unit area of Cr is about 1.5ohms to the resistance per unit area of ITO being about 15ohms, and the resistance per unit area of APC is about 0.1ohms. Since an electric resistance value can be low held down even if it lengthens the leading-about die length of a circuit pattern if a circuit pattern is formed on a substrate using a metallic material with such a low electric resistance value, it is dramatically advantageous.

[0009]

[Problem(s) to be Solved by the Invention] As mentioned above, although it was dramatically advantageous, when metal wiring put in another way by corrosion on the other hand about lowering an electric resistance value if the circuit pattern formed on a substrate is formed with metals, such as APC and Cr, it turned out that it is damaged by migration, i.e., atomic migration, and another problem of it becoming impossible to maintain wiring quality occurs.

[0010] this invention person conducted various experiments, in order to solve the problem of this metallic corrosion or migration, and he did the knowledge of the following things. That is, it is the case where two or more metal wiring on a substrate adjoins each other mutually, and is arranged, and although each other is adjoined, when [ which it is among those metal wiring ] the potential difference arises in between (i.e., when the relation between an anode plate and cathode arises between metal

wiring), it is thought that it is because the metal component by the side of an anode plate, for example, Ag, is eluted. This invention aims at preventing that corrosion or migration arises to the metal wiring, even when it accomplishes in view of the above-mentioned trouble about the conventional wiring substrate and a circuit pattern is formed using a metallic material with a low electric resistance value.

[0011]

[Means for Solving the Problem] (1) In order to attain the above-mentioned object, the semiconductor chip mounting substrate concerning this invention In the semiconductor chip mounting substrate with which the semiconductor chip was carried on the substrate Power-source wiring which supplies power-source potential to said semiconductor chip, and touch-down wiring which supplies touch-down potential to said semiconductor chip. It has a wrap insulator layer for output wiring with which the output signal from said semiconductor chip is supplied, and said output wiring, and said insulator layer is characterized by avoiding the field between said power-source wiring and said touch-down wiring, and being formed.

[0012] Generally, there are leading-about wiring which connects between an electrode and the components for actuation, and leading-about wiring which connects between an external wiring substrate and the components for actuation as wiring formed on a substrate. That migration etc. happens was mainly leading-about wiring which connects an external wiring substrate and the component for actuation among these. Here, wiring of a signal system called control wiring which transmits wiring of supply voltage systems, such as power-source wiring and touch-down wiring, and the control signal for controlling data wiring, a driver, etc. which transmit a data signal to leading-about wiring which connects an external wiring substrate and the component for actuation can be considered.

[0013] When this invention person analyzed a defect's generating situation, as for most corrosion or migration, it turned out that it generates in the regular part, and it turned out that it generates in wiring of the above-mentioned supply voltage system especially. On the other hand, in wiring of the above-mentioned signal system, migration etc. was hardly generated. That is, it turned out that migration etc. happens to wiring of a supply voltage system with which the potential difference during adjoining wiring may become large. According to consideration of this invention person, existence of a wrap insulator layer is considered to have influenced greatly by generating of migration etc. in wiring. That is, in the formation process of wiring, although patterning of this is carried out and it considers as wiring after forming a metal membrane, it is not avoided that apply a photoresist on a metal membrane at the time of patterning, and the front face of wiring is polluted from the relation which etches further. Although washing of a substrate is performed after formation of wiring, contamination may be unable to be removed thoroughly.

[0014] Then, if an insulator layer is formed on wiring while the front face of wiring had been polluted, the contamination will be in the condition of having been confined by the insulator layer, and a recess path will be lost. When the electrical potential difference was impressed to wiring in such the condition, since the potential difference during adjoining wiring, i.e., electric field, was large, with wiring of a supply voltage system, I thought especially that migration etc. tends to happen compared with other parts. That is, it can be said that the conditions of impression of that adhesion of contamination and its contamination are confined by the insulator layer and high electric field etc. which migration tends to generate are met in wiring of a supply voltage system.

[0015] So, in this invention, the field between power-source wiring and touch-down wiring was avoided, and the insulator layer was formed. Conversely, when saying, the configuration which does not prepare an insulator layer was adopted as the field between power-source wiring and touch-down wiring. By this configuration, it is lost that that contamination is confined by the insulator layer even if the front face of supply voltage system wiring is polluted in a production process, and so, even if high electric field are impressed at the time of actuation, generating of migration can be prevented.

[0016] In addition, although various things can be used as a metal membrane which constitutes supply voltage system wiring, APC can be used as one of them. Furthermore, this APC can also be made into

the component of a reflecting layer. According to this configuration, while the reflecting layer of a high reflection factor is obtained compared with the case where aluminum etc. is used, wiring of low resistance can be obtained.

[0017] (2) Next, other semiconductor chip mounting substrates concerning this invention In the semiconductor chip mounting substrate with which the semiconductor chip was carried on the substrate Output wiring with which it is formed in said substrate and the output signal from said semiconductor chip is supplied, The 1st field formed in the one-side side of said substrate, and the 2nd field formed in the crossing said one-side [ of said substrate ], and side side, Power-source wiring which is formed over said 1st field and said 2nd field, and supplies power-source potential to said semiconductor chip, Touch-down wiring which is formed over said 1st field and said 2nd field, and supplies touch-down potential to said semiconductor chip, It is characterized by the external circuit substrate connected to said touch-down wiring and said power-source wiring in said 2nd field, and having a wrap insulator layer and said semiconductor chip being mounted in said 1st field in said output wiring, and for said insulator layer avoiding the field between said power-source wiring and said touch-down wiring, and forming it.

[0018] In the semiconductor chip mounting substrate of this configuration, power-source wiring and touch-down wiring are arranged ranging over two fields, the 1st field and the 2nd field, it is \*\* and the die length of those wiring is long as a result. Thus, when the die length of wiring becomes long, it is in the inclination which migration etc. tends to generate compared with the case where the die length of wiring is short. However, if this invention is applied to the semiconductor chip mounting substrate of such structure, generating of migration etc. can be prevented certainly.

[0019] (3) next, the 1st semiconductor chip mounted in the 1st field in the semiconductor chip mounting substrate concerning this invention -- in addition, the 2nd semiconductor chip can be further mounted in said 2nd field. If the number of the semiconductor chips prepared on a substrate increases, possibility that wiring with which the potential difference differs greatly adjoins each other will also become high, and, so, the possibility of generating, such as migration, will also become high. However, if this invention is applied to the semiconductor chip mounting substrate of such structure, generating of migration etc. can be prevented certainly.

[0020] (4) Next, the electro-optic device concerning this invention The substrate which supports said electro-optics layer in the electro-optic device possessing an electro-optics layer, The electrode which drives said electro-optics layer, and the component for actuation carried in said substrate, Output wiring which supplies the output signal which was connected to said component for actuation and outputted from the component for actuation to said electrode, Power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for actuation, It is formed in said substrate, and has touch-down wiring which supplies touch-down potential to said component for actuation, and said insulator layer is characterized by avoiding the field between said power-source wiring and said touch-down wiring, and being formed.

[0021] According to the electro-optic device of this configuration, the field between power-source wiring and touch-down wiring was avoided, and the insulator layer was formed. Conversely, when saying, the configuration which does not prepare an insulator layer was adopted as the field between power-source wiring and touch-down wiring. By this configuration, even if the front face of supply voltage system wiring is polluted in a production process, it is lost that that contamination is confined by the insulator layer, and so, even if high electric field are impressed at the time of actuation, generating of migration can be prevented.

[0022] (5) In the electro-optic device concerning this invention, said power-source wiring can be constituted including the layer which uses a metal as a principal component. Thereby, since the electric resistance value of wiring can be held down low, an electrical circuit can be maintained to a stable state and wiring can also be taken about further for a long time.

[0023] (6) In the electro-optic device concerning this invention, the layer which uses said metal as a principal component can contain the metal chosen from the group which consists of silver, palladium,

and copper. The alloy containing all silver, the palladium, and copper is a metal called the so-called APC. Since this APC has a good light reflex property, if it uses for an electro-optic device by making this into a light reflex element, it can obtain a bright display compared with the case where aluminum (aluminum) etc. is used as a light reflex element.

[0024] (7) It has set to the electro-optic device concerning this invention, and either at least can have the laminated structure of said power-source wiring and said touch-down wiring which are a metal and a metallic oxide. In forming power-source wiring and touch-down wiring only with a metal, these wiring tends to corrode or exfoliate, but if the laminating of the metallic oxide is carried out to this metal, such corrosion and exfoliation can be prevented. Moreover, in forming power-source wiring and touch-down wiring only with a metal, there is a possibility of an impurity being eluted from that metal and polluting electrooptic material, such as liquid crystal and EL, but such contamination can be prevented if the laminating of the metallic oxide is carried out to this metal.

[0025] (8) In the electro-optic device concerning this invention, said electro-optics layer can be chosen from an organic electroluminescence layer and a liquid crystal layer. When a liquid crystal layer is chosen, by controlling the orientation of liquid crystal, the modulation of the light which passes this liquid crystal is controlled, and a display is performed by the polarization which passes a polarizing plate, and the polarization from which progress is prevented with a polarizing plate. On the other hand, when organic electroluminescence is chosen, a display is performed by making this organic electroluminescence emit light for every pixel.

[0026] (9) In the electro-optic device concerning this invention, said electro-optics layer can be pinched between said electrode and said 2nd electrode, and can connect a switching element to either said electrode or said 2nd electrode further. According to this configuration, ON/OFF of two or more pixels which constitute a viewing area is controllable by the switching function by the switching element.

[0027] (10) In the electro-optic device concerning this invention, said switching element can be chosen from a thin film transistor and a thin-film diode. A thin film transistor is the switching element of 3 terminal molds. Moreover, a thin-film diode is the switching element of 2 terminal molds.

[0028] (11) In the electro-optic device concerning this invention, said electro-optics layer can be pinched by inter-electrode [ said / electrode and inter-electrode / 2nd / said ], including further the 2nd electrode which drives said electro-optics layer. And the component for the 2nd actuation with which this electro-optic device was carried in said substrate, The 2nd power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for the 2nd actuation, It has the 2nd touch-down wiring which is formed in said substrate and supplies touch-down potential to said component for the 2nd actuation, and said insulator layer avoids the field between said 2nd power-source wiring and said 2nd touch-down wiring, and can be formed.

[0029] The electro-optic device of this configuration assumes the electro-optic device of the structure where two components for actuation are mounted on one substrate, and an insulator layer can avoid and form the field between power-source wiring and touch-down wiring about both components for actuation.

[0030] (12) Next, other electro-optic devices concerning this invention The substrate which supports said electro-optics layer in the electro-optic device which has an electro-optics layer, The electrode which drives said electro-optics layer, and the component for actuation carried in said substrate, Output wiring which supplies the output signal which was connected to said component for actuation and outputted from the component for actuation to said electrode, Power-source wiring which is formed in said substrate with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for actuation, It can have touch-down wiring which is formed in said substrate and supplies touch-down potential to said component for actuation, control wiring which supplies the signal which is formed in said substrate and controls said component for actuation, and data wiring which is formed in said substrate and supplies a data signal to said component for actuation, and said insulator

layer -- \*\* -- the field between said power-source wiring and said control wiring, and \*\* -- the field between said power-source wiring and said data wiring, and \*\* -- the field between said touch-down wiring and said control wiring, or \*\* -- the field between said touch-down wiring and said data wiring can be avoided and formed.

[0031] In the electro-optic device of this configuration, in addition to relating with power-source wiring and touch-down wiring, and determining the pattern of an insulator layer, control wiring and data wiring are also taken into consideration, and the pattern of an insulator layer is determined. Also when the potential difference big as the big potential difference occurs between power-source wiring and touch-down wiring among two or more wiring including control wiring and data wiring occurs according to this configuration, generating of migration etc. can be prevented certainly.

[0032] (13) Next, the liquid crystal equipment concerning this invention The 1st substrate equipped with the 1st electrode, and the 2nd substrate which countered said 1st substrate, has been arranged and was equipped with the 2nd electrode, The liquid crystal layer arranged between said 1st electrode and said 2nd electrode, and IC for liquid crystal actuation mounted in the field jutted out of said 2nd substrate among said 1st substrate, Output wiring which supplies the output signal which was connected to said IC for liquid crystal actuation, and was outputted from the IC for liquid crystal actuation to said 1st electrode or said 2nd electrode, Power-source wiring which is formed in a wrap insulator layer, and said 1st substrate or said 2nd substrate in said output wiring, and supplies power-source potential to said IC for liquid crystal actuation, Having touch-down wiring which is formed in said 1st substrate or said 2nd substrate, and supplies touch-down potential to said IC for liquid crystal actuation, said insulator layer has avoiding the field between said power-source wiring and said touch-down wiring, and being prepared.

[0033] According to the liquid crystal equipment of this configuration, the field between power-source wiring and touch-down wiring was avoided, and the insulator layer was formed. Conversely, when saying, the configuration which does not prepare an insulator layer was adopted as the field between power-source wiring and touch-down wiring. By this configuration, it is lost that that contamination is confined by the insulator layer even if the front face of supply voltage system wiring is polluted in the production process of liquid crystal equipment, and so, even if high electric field are impressed at the time of actuation of liquid crystal equipment, generating of migration can be prevented.

[0034] (14) In the liquid crystal equipment concerning this invention, said power-source wiring has a laminated structure containing two or more layers, further, is said 1st electrode or said 2nd electrode, and can have the laminated structure in which the electrode formed in the same substrate as said power-source wiring also contains two or more layers. That is, the electrode on the same substrate and power-source wiring can be mutually formed according to the same layer system. If it carries out like this, power-source wiring and an electrode can be simultaneously formed at the same process, and a process will become easy.

[0035] (15) In the liquid crystal equipment concerning this invention, it can have the reflective film further and said metal membrane can be used as the same layer as said reflective film including the metallic-oxide film with which said laminated structure was formed a metal membrane and on the metal membrane. If it carries out like this, the production process of liquid crystal equipment can be simplified.

[0036] (16) Next, the 1st substrate with which the liquid crystal equipment concerning this invention was equipped with the 1st electrode, The liquid crystal layer arranged between the 2nd substrate which countered said 1st substrate, has been arranged and was equipped with the 2nd electrode, and said 1st electrode and said 2nd electrode, IC for the 1st liquid crystal actuation mounted in the field jutted out of said 2nd substrate in the 1st side of said 1st substrate, IC for the 2nd liquid crystal actuation mounted in the field jutted out of said 2nd side in said 1st side of said 1st substrate, and the 2nd crossing side, Two or more wiring connected to said IC for the 1st liquid crystal actuation, or said IC for the 2nd liquid crystal actuation, Have a wrap insulator layer for the part of said two or more wiring, and said two or more wiring includes touch-down wiring which supplies power-source wiring and touch-down potential which supply power-source potential to said IC for the 1st liquid crystal actuation to said IC for the 1st

liquid crystal actuation. Said insulator layer is characterized by avoiding between said power-source wiring and said touch-down wiring, and being formed.

[0037] The liquid crystal equipment of this configuration assumes the liquid crystal equipment of the structure where two components for actuation are mounted on one substrate, and an insulator layer can avoid and form the field between power-source wiring and touch-down wiring about both ICs for liquid crystal actuation.

[0038] (17) Next, other liquid crystal equipments concerning this invention The 1st substrate equipped with the 1st electrode, and the 2nd substrate which countered said 1st substrate, has been arranged and was equipped with the 2nd electrode, The liquid crystal layer arranged between said 1st electrode and said 2nd electrode, and IC for liquid crystal actuation mounted in the field jutted out of said 2nd substrate among said 1st substrate, Output wiring which supplies the output signal which was connected to said IC for liquid crystal actuation, and was outputted from the IC for liquid crystal actuation to said 1st electrode or said 2nd electrode, Power-source wiring which is formed in a wrap insulator layer, and said 1st substrate or said 2nd substrate in said output wiring, and supplies power-source potential to said IC for liquid crystal actuation, Touch-down wiring which is formed in said 1st substrate or said 2nd substrate, and supplies touch-down potential to said IC for liquid crystal actuation, Control wiring which supplies the signal which is formed in said 1st substrate or said 2nd substrate, and controls said IC for liquid crystal actuation, It is formed in said 1st substrate or said 2nd substrate, and has data wiring which supplies a data signal to said IC for liquid crystal actuation. Said insulator layer \*\* the field between said power-source wiring and said control wiring, and \*\* -- the field between said power-source wiring and said data wiring, and \*\* -- the field between said touch-down wiring and said control wiring, or \*\* -- it is characterized by avoiding the field between said touch-down wiring and said data wiring, and being formed.

[0039] With the liquid crystal equipment of this configuration, in addition to relating with power-source wiring and touch-down wiring, and determining the pattern of an insulator layer, control wiring and data wiring are also taken into consideration, and the pattern of an insulator layer is determined. Also when the potential difference big as the big potential difference occurs between power-source wiring and touch-down wiring among two or more wiring including control wiring and data wiring occurs according to this configuration, generating of migration etc. can be prevented certainly.

[0040] (18) Next, the electroluminescence equipment concerning this invention A base material, the 1st electrode prepared in this base material, and the electroluminescence layer arranged on this 1st electrode, The 2nd electrode prepared on this electroluminescence layer, and IC for the 1st actuation which was mounted in the 1st side side of said base material, and was connected to said 1st electrode, IC for the 2nd actuation which was mounted in the crossing said 1st side [ of said base material ], and 2nd side side, and was connected to said 2nd electrode, Power-source wiring which supplies power-source potential to said IC for the 1st actuation, or said IC for the 2nd actuation, Touch-down wiring which supplies touch-down potential to said IC for the 1st actuation, or said IC for the 2nd actuation, It has a wrap insulator layer for output wiring with which the output signal from said IC for the 1st actuation or said IC for the 2nd actuation is supplied, and said output wiring, and said insulator layer is characterized by avoiding the field between said power-source wiring and said touch-down wiring, and being formed.

[0041] According to the electroluminescence equipment of this configuration, the field between power-source wiring and touch-down wiring was avoided, and the insulator layer was formed. Conversely, when saying, the configuration which does not prepare an insulator layer was adopted as the field between power-source wiring and touch-down wiring. By this configuration, it is lost that that contamination is confined by the insulator layer even if the front face of supply voltage system wiring is polluted in the production process of electroluminescence equipment, and so, even if high electric field are impressed at the time of actuation of electroluminescence equipment, generating of migration can be prevented.

[0042] (19) Next, the electroluminescence equipment concerning this invention A base material, the

anode electrode prepared in this base material, and the electroluminescence layer arranged on this anode electrode, The component for the 1st actuation connected at least to one side of the cathode electrode prepared on this electroluminescence layer, and a said anode electrode and said cathode electrode, It has a wrap insulator layer for some of two or more 1st input wiring connected to this component for the 1st actuation, and these 1st input wiring Said 1st input wiring Said insulator layer is characterized by avoiding the field between said power-source wiring and said touch-down wiring, and being formed including touch-down wiring which supplies power-source wiring and touch-down potential which supply power-source potential to said component for the 1st actuation to said component for the 1st actuation.

[0043] According to the electroluminescence equipment of this configuration, the field between power-source wiring and touch-down wiring was avoided, and the insulator layer was formed. Conversely, when saying, the configuration which does not prepare an insulator layer was adopted as the field between power-source wiring and touch-down wiring. By this configuration, it is lost that that contamination is confined by the insulator layer even if the front face of supply voltage system wiring is polluted in the production process of electroluminescence equipment, and so, even if high electric field are impressed at the time of actuation of electroluminescence equipment, generating of migration can be prevented.

[0044] (20) In the electroluminescence equipment concerning this invention, the component for the 2nd actuation connected to another side of said anode electrode and said cathode electrode, output wiring which supplies the output signal which is connected to this component for the 2nd actuation, and was outputted from this component for the 2nd actuation to the electrode of said another side, and two or more 2nd input wiring which is formed in said substrate and supply an input signal to said component for the 2nd actuation can prepare. And said insulator layer can avoid and form the field between said power-source wiring and said touch-down wiring including touch-down wiring which supplies power-source wiring this whose 2nd input wiring supplies power-source potential to said component for the 2nd actuation, and touch-down potential to said component for the 2nd actuation.

[0045] According to the electroluminescence equipment of this configuration, the field between power-source wiring and touch-down wiring was avoided, and the insulator layer was formed. Conversely, when saying, the configuration which does not prepare an insulator layer was adopted as the field between power-source wiring and touch-down wiring. By this configuration, it is lost that that contamination is confined by the insulator layer even if the front face of supply voltage system wiring is polluted in the production process of electroluminescence equipment, and so, even if high electric field are impressed at the time of actuation of electroluminescence equipment, generating of migration can be prevented.

[0046] (21) Next, the electroluminescence equipment concerning this invention A base material, the anode electrode prepared in this base material, and the electroluminescence layer arranged on this anode electrode, The component for actuation connected at least to one side of the cathode electrode prepared on this electroluminescence layer, and a said anode electrode and said cathode electrode, Output wiring which supplies the output signal which was connected to said driver element and outputted from the component for the 1st actuation to said anode electrode or said cathode electrode, Power-source wiring which is formed in said base material with a wrap insulator layer in said output wiring, and supplies power-source potential to said component for actuation, Touch-down wiring which is formed in said base material and supplies touch-down potential to said component for actuation, It has control wiring which supplies the signal which is formed in said base material and controls said component for actuation, and data wiring which is formed in said base material and supplies a data signal to said component for actuation. Said insulator layer \*\* the field between said power-source wiring and said control wiring, and \*\* -- the field between said power-source wiring and said data wiring, and \*\* -- the field between said touch-down wiring and said control wiring, or \*\* -- it is characterized by avoiding the field between said touch-down wiring and said data wiring, and being formed.

[0047] With the electroluminescence equipment of this configuration, in addition to relating with power-source wiring and touch-down wiring, and determining the pattern of an insulator layer, control wiring

and data wiring are also taken into consideration, and the pattern of an insulator layer is determined. Also when the potential difference big as the big potential difference occurs between power-source wiring and touch-down wiring among two or more wiring including control wiring and data wiring occurs according to this configuration, generating of migration etc. can be prevented certainly.

[0048] (22) Next, in the electronic equipment which, as for the electronic equipment concerning this invention, has an electro-optic device as a display, said electro-optic device is characterized by being constituted by either of the electro-optic devices of the various configurations indicated above. Since there are no worries about generating, such as migration, during operation in the electro-optic device to build in according to this electronic equipment, the display of high quality is maintainable over a long period of time. As such electronic equipment, pocket devices, such as a portable telephone and a Personal Digital Assistant machine, a video camera, etc. can be considered.

[0049]

[Embodiment of the Invention] (The 1st operation gestalt) Drawing 1 shows 1 operation gestalt of the liquid crystal equipment concerning this invention which is an example of the electro-optic device concerning this invention using the semiconductor chip mounting substrate concerning this invention. The liquid crystal equipment 1 shown here is formed by connecting the external wiring substrate (Flexible Printed Circuit) 3, for example, FPC, to the liquid crystal panel 2 which performs color display with the means of displaying of a reflective mold, or attaching other incidental devices.

[0050] FPC3 is the wiring substrate of the structure which formed the metal membrane pattern and carried the electrical circuit with copper etc. on the flexible substrate formed with polyimide etc., and connects electrically the control circuit and liquid crystal panel 2 belonging to the electronic equipment which builds in a liquid crystal panel 2. Moreover, although lighting systems, such as a back light and a front light, can be considered as the above-mentioned incidental device in addition to FPC3, since this operation gestalt is liquid crystal equipment of a reflective mold, a lighting system is not used.

[0051] In drawing 1, the liquid crystal panel 2 is formed by sticking 1st substrate 4a by the side of the drawing back, and 2nd substrate 4b of a drawing near side using the annular sealant 6. Opening 6a for pouring in liquid crystal is formed in a part of sealant 6. As shown in drawing 2 between 1st substrate 4a and 2nd substrate 4b, after having been stuck by the sealant 6, a gap and the so-called cel gap are formed, and liquid crystal L is enclosed through opening 6a (refer to drawing 1) in the cel gap. After liquid crystal L is enclosed, opening 6a is closed by resin 7 grade.

[0052] In drawing 2, 1st substrate 4a has base material 13a formed by glass, plastics, etc., 1st electrode 9a is formed in the liquid crystal side front face (upside front face of drawing 2) of the base material 13a, an insulator layer 11 is formed on it, and orientation film 12a is formed on it. Moreover, the outside front face (bottom front face of drawing 2) of 1st base material 13a is equipped with polarizing plate 14a by attachment. In addition, an insulator layer 11 is formed of silicon oxide. Moreover, orientation film 12a is formed with polyimide.

[0053] In addition, optical elements other than the above are used for front flesh-side both sides of 1st base material 13a if needed. For example, a phase contrast plate is formed between 1st base material 13a and polarizing plate 14a, or the substrate film is prepared between 1st base material 13a and 1st electrode 9a.

[0054] 1st electrode 9a is formed for example, by the photolithography method, and as shown in drawing 1, it is formed in the shape of a stripe as a whole by opening two or more spacing mutually and arranging the electrode of the shape of two or more straight line in parallel. In addition, in drawing 1, as for 1st electrode 9a, a actual twist is also formed for it at spacing with the narrower electrode of actual more narrow width of face, although inter-electrode spacing which one width of face is width of face also with a large actual twist, and adjoins each other is large spacing and is drawn typically.

[0055] With this operation gestalt, 1st electrode 9a is formed as a three-tiered structure by carrying out the laminating of 1st layer 16a formed of ITO which is a metallic oxide, 2nd layer 16b formed of APC which is a metal, and the 3rd layer 16c formed of ITO which is a metallic oxide to order, as shown in

drawing 2 (a). The APC layer which is 2nd layer 16b functions also as a light reflex layer while acting as an electrode.

[0056] In 1st electrode 9a, the ITO layer which is 1st layer 16a raises the adhesion over base material 13a of the APC layer which is 2nd layer 16b. Moreover, the ITO layer which is 3rd layer 16c prevents the 2nd-layer corrosion and exfoliation which were formed of APC, or prevents that an impurity is eluted from the 2nd layer.

[0057] In drawing 2 , 2nd substrate 4b has base material 13b formed by glass, plastics, etc., a light filter 17 is formed in the liquid crystal side front face (bottom front face of drawing 2 ) of the base material 13b, the flattening film 18 is formed on it, 2nd electrode 9b is formed on it, and orientation film 12b is formed on it. Moreover, the outside front face (upside front face of drawing 2 ) of 2nd base material 13b is equipped with polarizing plate 14b by attachment.

[0058] In addition, a light filter 17 arranges superficially red, green, blue or cyanogen, a Magenta, and the color element of three colors of yellow in the state of a stripe array or other well-known arrays, and is formed by filling between those color elements with a black mask. Moreover, the flattening film 18 is formed with acrylic resin. Moreover, orientation film 12b is formed with polyimide.

[0059] In addition, optical elements other than the above are used for front flesh-side both sides of 2nd base material 13b if needed. For example, a phase contrast plate is formed between 2nd base material 13b and polarizing plate 14b.

[0060] 2nd electrode 9b is formed by the photolithography method by being made from ITO which is a transparent metallic oxide, for example, and as shown in drawing 1 , it is formed in the shape of a stripe as a whole by opening two or more spacing mutually and arranging the electrode of the shape of two or more straight line in parallel. In addition, in drawing 1 , as for 2nd electrode 9b, a actual twist is also formed for it at spacing with the narrower electrode of actual more narrow width of face, although inter-electrode spacing which one width of face is width of face also with a large actual twist, and adjoins each other is large spacing and is drawn typically.

[0061] In addition, 1st electrode 9a and 2nd electrode 9b are in the condition which stuck 1st substrate 4a and 2nd substrate 4b by the sealant 6, and they are formed so that a right angle may be intersected mostly mutually. And either those 1st electrode 9a and 2nd electrode 9b function as a scan electrode, and another side functions as a signal electrode.

[0062] The dot which is a smallest unit for displaying images, such as an alphabetic character and a figure, is formed of the crossing of stripe-like 1st electrode 9a and stripe-like 2nd electrode 9b. And those three dots gather, one pixel is formed, and a viewing area is constituted by arranging two or more the pixels in the shape of a matrix. About the above-mentioned light filter 17, red, green, and each blue color picture element are arranged corresponding to each dot, three colors of red, green, and blue gather, and one pixel is formed.

[0063] In drawing 1 , 1st substrate 4a is formed more greatly than 2nd substrate 4b, and has partial 8a jutted out over the partial 8b [ which is jutted out over the right-hand side of 2nd substrate 4b ], and 2nd substrate 4b bottom. These overhang parts 8a and 8b will be contained to the so-called frame field which is the part which does not contribute to the display of the periphery of the viewing area of liquid crystal equipment 1. IC19a for liquid crystal actuation as a component for actuation is pasted up namely, mounted in overhang section 8a by ACF (Anisotropic Conductive Film: anisotropy electric conduction film). Moreover, IC19b for liquid crystal actuation as a component for actuation is pasted up namely, mounted in overhang section 8b by ACF. One side of ICs 19a and 19b for liquid crystal actuation is used as an IC for actuation for supplying a data signal, and another side is used as an IC for actuation for supplying a scan signal.

[0064] As shown in drawing 3 , in the liquid crystal side front face (namely, near-side front face of drawing 3 ) of 1st substrate 4a, an insulator layer 11 is formed in the bottom of a sealant 6, and 1st electrode 9a is prepared in the bottom of an insulator layer 11. And the input wiring 28a and 28b is formed in that 1st electrode 9a is prepared and coincidence at output wiring 21a and 21b list. Various

wiring, such as the power-source wiring 22, the touch-down wiring 23, the control wiring 24, and the data wiring 26, is included in each of the input wiring 28a and 28b.

[0065] Output wiring 21a prolonged for it and came out of 1st electrode 9a, passed and jutted out the sealant 6, and has resulted to section 8a. Moreover, output wiring 21b got down from close into the field where a sealant 6 is passed and the end is surrounded by the sealant 6, i.e., a liquid crystal enclosure field, and the other end has jutted it out to overhang section 8b of substrate 4a. The flow material 27 of the shape of the shape of a globular form and a cylindrical shape is mixed in the interior of a sealant 6 in the state of distribution.

[0066] As shown in drawing 4, 2nd electrode 9b is formed in the liquid crystal side front face (namely, back side front face of drawing 4) of 2nd substrate 4b, and output wiring 21c is formed in it and coincidence. Output wiring 21c is formed so that it may have the die length of extent which can pass a sealant 6 (refer to drawing 3).

[0067] As shown in drawing 1, when sticking 1st substrate 4a of drawing 3, and 2nd substrate 4b of drawing 4, output wiring 21b by the side of 1st substrate 4a connects conductively to output wiring 21c by the side of 2nd substrate 4b through the flow material 27 distributed in the sealant 6. Thereby, when IC19b for liquid crystal actuation is mounted in overhang section 8b, it is connected conductively to 2nd electrode 9b through output wiring 21b, the flow material 27, and output wiring 21c, the output terminal, i.e., the output bump, of the IC19b for liquid crystal actuation. Thereby, the so-called vertical flow is attained between 1st substrate 4a and 2nd substrate 4b. On the other hand, if IC19a for liquid crystal actuation is mounted in overhang section 8a, it will be tied to 1st electrode 9a through output wiring 21a, the output terminal, i.e., the output bump, of the IC19a for liquid crystal actuation.

[0068] In drawing 1, the power-source wiring 22 included in each of the input wiring 28a and 28b supplies the power-source potential VDD towards ICs 19a and 19b for liquid crystal actuation from FPC3 connected to 1st substrate 4a. Moreover, it turns to ICs 19a and 19b for liquid crystal actuation from FPC3, and the touch-down wiring 23 is the touch-down potential V0. It supplies. Moreover, the control wiring 24 supplies a control signal towards ICs 19a and 19b for liquid crystal actuation from FPC3. Furthermore, the data wiring 26 supplies a data signal towards ICs 19a and 19b for liquid crystal actuation from FPC3. Each wiring has the terminal area 29 at that head, as shown in drawing 1 (a), and this terminal area 29 contacts the bump of IC19b for liquid crystal actuation.

[0069] In addition, the above-mentioned control signal is a signal for controlling actuation of ICs 19a and 19b for liquid crystal actuation. Moreover, a data signal is a data signal corresponding to an alphabetic character, a figure, etc. to display. These control signals and data signals are the above-mentioned power-source potential VDD and the above-mentioned touch-down potential V0. Compared with the potential difference, it is the potential of a remarkable small value.

[0070] In this operation gestalt, the insulator layer 11 shown in drawing 3 protects them from breakage by covering 1st electrode 9a, the output wiring 21a and 21b, and the input wiring 28a and 28b. However, with this operation gestalt, the field between the power-source wiring 22 and the touch-down wiring 23 is avoided, and an insulator layer 11 is formed, as it is not completely that of a wrap and all those electrodes and wiring are shown in drawing 3 R> 3 (a), drawing 1 (a), and drawing 5.

[0071] Since the liquid crystal equipment 1 concerning this operation gestalt is constituted as mentioned above, in drawing 2, the outside of 2nd substrate 4b, i.e., the light which carried out incidence from the observation side, passes the liquid crystal layer L, and it reaches, 1st electrode 9a, i.e., the reflecting layer, containing an APC layer, it reflects by the reflecting layer, and it passes the liquid crystal layer L again, passes 1st substrate 4b, and reaches to polarizing plate 14b. In drawing 1 R> 1, as for the crossing of 2nd electrode 9b driven by 1st electrode 9a and IC19b for liquid crystal actuation which are driven by IC19a for liquid crystal actuation, i.e., a dot, the orientation of the liquid crystal L with which applied voltage is controlled and exists in those dots by this is controlled by combination of a scan signal and a data signal for every dot for every dot. And the polarization which the light which passes the liquid crystal layer L is modulated by such orientation control of liquid crystal for

every dot, consequently passes polarizing plate 14b by it, and the polarization which has passage prevented are specified, and, thereby, an image called an alphabetic character etc. is displayed on the outside of 1st substrate 4b.

[0072] By the way, the front face of the output wiring 21a and 21b and the input wiring 28a and 28b has a possibility that that contamination may be confined by the insulator layer 11, when it may be polluted in the manufacture process of liquid crystal equipment and an insulator layer 11 is formed on this. If an electrical potential difference is impressed to wiring in such the condition, when the big potential difference will be added between wiring which adjoins especially, migration occurs, the wiring concerned is damaged and there is a possibility that display quality may deteriorate.

[0073] On the other hand, with this operation gestalt, the big potential difference, i.e., the field considered that big electric field are added, i.e., the field between the power-source wiring 22 and the touch-down wiring 23, was avoided, and the insulator layer 11 was formed. Conversely, when saying, the configuration which does not form an insulator layer 11 was adopted as the field between the power-source wiring 22 and the touch-down wiring 23. By this configuration, it was lost that that contamination is confined by the insulator layer 11 even if the front face of power-source wiring 22 grade is polluted in a production process, and so, even if high electric field were impressed between wiring to the time of actuation of liquid crystal equipment, generating of migration could be prevented.

[0074] In addition, since only 1st electrode 9a was not constituted from this operation gestalt including APC layer 16b which is a reflecting layer and the output wiring 21a and 21b and the input wiring 28a and 28b were also constituted including APC layer 16b, the reflecting layer of the rate of a light reflex will be obtained, so, the brightness of the display screen is made high and a bright display can be attained. Moreover, by forming wiring by the APC layer, wiring resistance can be suppressed low and, so, rapidity of operation can be secured.

[0075] (Example of an alteration) With the above operation gestalt, although the light filter 17 was formed in 2nd substrate 4b, a light filter 17 can also be formed on reflector 9a of 1st substrate 4a. Moreover, this invention is applicable also to the liquid crystal equipment of the structure where a light filter is not used. Moreover, pattern configurations shown in drawing 1, such as an arrangement location of ICs 19a and 19b for liquid crystal actuation and Wiring 21a, 21b, 28a, and 28b, can be changed suitably.

[0076] Moreover, although 1st electrode 9a, wiring 28a and 28b, etc. were made into the three-tiered structure of ITO/APC/ITO with the operation gestalt shown in drawing 1, it is good also as a monolayer which replaces with this and consists of Cr, aluminum, etc. Moreover, although the liquid crystal equipment of a passive-matrix mold was illustrated with the operation gestalt explained above, it can replace with this and this invention can also be applied to the liquid crystal equipment of a active-matrix mold.

[0077] (The 2nd operation gestalt) Drawing 6 shows the operation gestalt which added the alteration to the previous operation gestalt shown in drawing 1. With the operation gestalt shown in drawing 1, although the field between the power-source wiring 22 and the touch-down wiring 23 was not covered by the insulator layer 11, the field of the other input wiring 28a and 28b was set up so that it might cover by the insulator layer 11.

[0078] On the other hand, it was made not to cover all the fields of the input wiring 28a and 28b by the insulator layer 11 with this operation gestalt shown in drawing 6. That is, the insulator layer 11 was not restricted to the field between the power-source wiring 22 and the touch-down wiring 23, but also about each field of the field between the power-source wiring 22 and the control wiring 24, the field between the power-source wiring 22 and the data wiring 26, the field between the touch-down wiring 23 and the control wiring 24, and the field between the touch-down wiring 23 and the data wiring 26, it was set up so that those fields might not be covered.

[0079] Also when the potential difference big as the big potential difference occurs between the power-source wiring 22 and the touch-down wiring 23 among two or more wiring including the control wiring 24 and the data wiring 26 occurs according to the liquid crystal equipment of this configuration, generating

of migration etc. can be prevented certainly.

[0080] (The 3rd operation gestalt) Drawing 7 shows other operation gestalten of the liquid crystal equipment concerning this invention which is an example of the electro-optic device concerning this invention using the semiconductor chip mounting substrate concerning this invention. In addition, in drawing 7, the element shown with the same sign as drawing 1 shows the same element, and the explanation about those elements is omitted.

[0081] The liquid crystal equipment 31 shown here is formed by connecting the external wiring substrate (Flexible Printed Circuit) 3, for example, FPC, to the liquid crystal panel 2 of the active matrix which performs color display by the means of displaying of a reflective mold, or attaching other incidental devices.

[0082] In drawing 7, the liquid crystal panel 2 is formed by sticking 1st substrate 4a by the side of the drawing back, and 2nd substrate 4b of a drawing near side using the annular sealant 6. Opening 6a for pouring in liquid crystal is formed in a part of sealant 6. As shown in drawing 8 between 1st substrate 4a and 2nd substrate 4b, after having been stuck by the sealant 6, a gap and the so-called cel gap are formed, and liquid crystal L is enclosed through opening 6a (refer to drawing 1) in the cel gap. After liquid crystal L is enclosed, opening 6a is closed by resin 7 grade.

[0083] In drawing 8, 1st substrate 4a has base material 13a formed by glass, plastics, etc., 1st electrode 9a is formed in the liquid crystal side front face (upside front face of drawing 8) of the base material 13a, an insulator layer 11 is formed on it, and orientation film 12a is formed on it. Moreover, the outside front face (bottom front face of drawing 8) of 1st base material 13a is equipped with polarizing plate 14a by attachment. In addition, an insulator layer 11 is formed of silicon oxide. Moreover, orientation film 12a is formed with polyimide.

[0084] In addition, optical elements other than the above are used for front flesh-side both sides of 1st base material 13a if needed. For example, a phase contrast plate is formed between 1st base material 13a and polarizing plate 14a, or the substrate film is prepared between 1st base material 13a and 1st electrode 9a.

[0085] 1st electrode 9a is formed for example, by the photolithography method, and as shown in drawing 7, it is formed in the shape of a stripe as a whole by opening two or more spacing mutually and arranging the electrode of the shape of two or more straight line in parallel. In addition, in drawing 7, a actual twist is also formed for it at spacing with the narrower electrode of actual more narrow width of face, although inter-electrode spacing which one width of face is width of face also with a large actual twist for 1st electrode 9a, and adjoins each other is large spacing and is drawn typically.

[0086] With this operation gestalt, 1st electrode 9a is formed as a three-tiered structure by carrying out the laminating of 1st layer 16a formed of ITO which is a metallic oxide, 2nd layer 16b formed of APC which is a metal, and the 3rd layer 16c formed of ITO which is a metallic oxide to order, as shown in drawing 8 (a). The APC layer which is 2nd layer 16b functions also as a light reflex layer while acting as an electrode.

[0087] In drawing 8, 2nd substrate 4b has base material 13b formed by glass, plastics, etc., a light filter 17 is formed in the liquid crystal side front face (bottom front face of drawing 8) of the base material 13b, the flattening film 18 is formed on it, pixel electrode 9b as the 2nd electrode is formed on it, and orientation film 12b is formed on it. Moreover, the outside front face (upside front face of drawing 2) of 2nd base material 13b is equipped with polarizing plate 14b by attachment.

[0088] In addition, a light filter 17 arranges superficially red, green, blue or cyanogen, a Magenta, and the color element of three colors of yellow in the state of a stripe array or other well-known arrays, and is formed by filling between those color elements with a black mask. Moreover, the flattening film 18 is formed with acrylic resin. Moreover, orientation film 12b is formed with polyimide.

[0089] In addition, optical elements other than the above are used for front flesh-side both sides of 2nd base material 13b if needed. For example, a phase contrast plate is formed between 2nd base material 13b and polarizing plate 14b.

[0090] 1st substrate 4a used with this operation gestalt can be considered as the same configuration as 1st substrate 4a concerning the previous operation gestalt shown in drawing 3. That is, also in this operation gestalt, the insulator layer 11 shown in drawing 3 R> 3 protects them from breakage by covering 1st electrode 9a, the output wiring 21a and 21b, and the input wiring 28a and 28b. Moreover, the field between the power-source wiring 22 and the touch-down wiring 23 is avoided, and an insulator layer 11 is formed, as it is not completely that of a wrap and all those electrodes and wiring are shown in drawing 3 (a), drawing 1 (a), and drawing 5.

[0091] About 2nd substrate 4b used with this operation gestalt, the line wiring 33 of the shape of two or more straight line formed in the liquid crystal side front face (back side front face of drawing 9) in the shape of a stripe as shown in drawing 9, and the TFD (Thin Film Diode) component 32 as an active component connected to those line wiring 33 at fixed spacing are formed. It connects with the line wiring 33 through the TFD component 32, and two or more pixel electrode 9b is arranged in the shape of a dot matrix as a whole.

[0092] In addition, in drawing 7, 1st electrode 9a and pixel electrode 9b are in the condition which stuck 1st substrate 4a and 2nd substrate 4b by the sealant 6, and they are formed so that it may overlap mutually. And either those 1st electrode 9a and pixel electrode 9b function as a scan electrode, and another side functions as a signal electrode.

[0093] The dot which is a smallest unit for displaying images, such as an alphabetic character and a figure, is formed of the field where stripe-like 1st electrode 9a and dot-like pixel electrode 9b overlap. And those three dots gather, one pixel is formed, and a viewing area is constituted by arranging two or more the pixels in the shape of a matrix. About the above-mentioned light filter 17, red, green, and each blue color picture element are arranged corresponding to each dot, three colors of red, green, and blue gather, and one pixel is formed.

[0094] When the structure near the TFD component 32 is shown, it is as being shown, for example in drawing 10. The so-called TFD component of Back-to-Back (back two back) structure is used for what is shown in drawing 10. The line wiring 33 is formed in the three-tiered structure which consists of 1st layer 33a formed of TaW (tantalum tungsten), 2nd layer 33b formed of Ta 2O5 (tantalum oxide) which is an oxide film on anode, and 3rd layer 33c formed of Cr in drawing 10.

[0095] Moreover, 1st TFD element 32a and 2nd TFD element 32b which constitute the TFD component 32 are constituted by the three-layer laminated structure of the 1st metal layer 36 formed of TaW, the insulating layer 37 of Ta 2O5 formed of anodic oxidation, and the 2nd metal layer 38 of Cr which is the same layer as 3rd layer 33c of the line wiring 33, respectively.

[0096] 1st TFD element 32a is constituted by laminated structure to which the current from the line wiring 33 side flows in order of the 2nd metal layer 38 -> insulating-layer 37 -> 1st metal layer 36. On the other hand, 2nd TFD element 32b is constituted by laminated structure to which the current from the line wiring 33 side flows in order of the 1st metal layer 36 -> insulating-layer 37 -> 2nd metal layer 38. Thus, stabilization of the switching characteristic of a TFD component is attained by carrying out the series connection of the TFD elements 32a and 32b of a couple to the reverse sense electrically, and constituting the TFD component of back two back structure. Pixel electrode 9b is formed of ITO which is transparency electric conduction material so that it may flow in the 2nd metal layer 38 of 2nd TFD element 32b.

[0097] As shown in drawing 7, when sticking 2nd substrate 4b shown in 1st substrate 4a shown in drawing 3, and drawing 9, output wiring 21b by the side of 1st substrate 4a connects conductively to the line wiring 33 by the side of 2nd substrate 4b through the flow material 27 distributed in the sealant 6. Thereby, when IC19b for liquid crystal actuation is mounted in overhang section 8b, it is connected conductively to pixel electrode 9b through output wiring 21b, the flow material 27, the line wiring 33, and the TFD component 32, the output terminal, i.e., the output bump, of the IC19b for liquid crystal actuation. Thereby, the so-called vertical flow is attained between 1st substrate 4a and 2nd substrate 4b. On the other hand, if IC19a for liquid crystal actuation is mounted in overhang section 8a, it will be

tied to 1st electrode 9a through output wiring 21a, the output terminal, i.e., the output bump, of the IC19a for liquid crystal actuation.

[0098] Since the liquid crystal equipment 31 concerning this operation gestalt is constituted as mentioned above, in drawing 8, the outside of 2nd substrate 4b, i.e., the light which carried out incidence from the observation side, passes the liquid crystal layer L, and it reaches, 1st electrode 9a, i.e., the reflecting layer, containing an APC layer, it reflects by the reflecting layer, and it passes the liquid crystal layer L again, passes 1st substrate 4b, and reaches to polarizing plate 14b.

[0099] On the other hand, in drawing 10, are concerned and there is nothing on the electrical potential difference currently impressed to the line wiring 33, and if the selection electrical potential difference which the TFD component 32 turns on is impressed to 1st electrode 9a, the TFD component 32 corresponding to the intersection of 1st electrode 9a and the line wiring 33 concerned concerned will turn on, and the charge according to the difference of the selection electrical potential difference and the data electrical potential difference concerned concerned will be accumulated in the liquid crystal capacity connected to the turned-on TFD component 32. Even if it impresses a non-choosing electrical potential difference to 1st electrode 9a after the charge storage and makes the TFD component 32 concerned turn off, are recording of the charge in liquid crystal capacity is maintained.

[0100] Here, since the orientation condition of liquid crystal L changes according to the amount of charges accumulated in liquid crystal capacity, the quantity of light which passes polarization 14b (refer to drawing 8) also changes according to the accumulated amount of charges. Therefore, a predetermined gradation display is attained by controlling the accumulated dose of the charge in liquid crystal capacity by the data electrical potential difference when being impressed at which it was chosen for every dot.

[0101] By the way, also in this operation gestalt, in drawing 7, the front face of the output wiring 21a and 21b and the input wiring 28a and 28b has a possibility that that contamination may be confined by the insulator layer 11, when it may be polluted in the manufacture process of liquid crystal equipment and an insulator layer 11 is formed on this. If an electrical potential difference is impressed to wiring in such the condition, when the big potential difference will be added between wiring which adjoins especially, migration occurs, the wiring concerned is damaged and there is a possibility that display quality may deteriorate.

[0102] On the other hand, with this operation gestalt, the big potential difference, i.e., the field considered that big electric field are added, i.e., the field between the power-source wiring 22 and the touch-down wiring 23, was avoided, and the insulator layer 11 was formed. Conversely, when saying, the configuration which does not form an insulator layer 11 was adopted as the field between the power-source wiring 22 and the touch-down wiring 23. By this configuration, it was lost that that contamination is confined by the insulator layer 11 even if the front face of power-source wiring 22 grade is polluted in a production process, and so, even if high electric field were impressed between wiring to the time of actuation of liquid crystal equipment, generating of migration could be prevented.

[0103] (The 4th operation gestalt) Drawing 11 shows the operation gestalt of further others of the liquid crystal equipment concerning this invention which is an example of the electro-optic device concerning this invention using the semiconductor chip mounting substrate concerning this invention. In addition, in drawing 11, the element shown with the same sign as drawing 1 shows the same element, and the explanation about those elements is omitted.

[0104] The liquid crystal equipment 41 shown here is formed by connecting the external wiring substrate (Flexible Printed Circuit) 3, for example, FPC, to the liquid crystal panel 2 of the active matrix which performs color display by the means of displaying of a transreflective reflective mold, or attaching [ \*\*\* / attaching a lighting system 42 as a back light ] other incidental devices to it if needed further, as shown in drawing 12.

[0105] In drawing 11, the liquid crystal panel 2 is formed by sticking 1st substrate 4a by the side of the drawing back, and 2nd substrate 4b of a drawing near side using the annular sealant 6. Opening 6a for

pouring in liquid crystal is formed in a part of sealant 6. As shown in drawing 12 between 1st substrate 4a and 2nd substrate 4b, after having been stuck by the sealant 6, a gap and the so-called cel gap are formed, and liquid crystal L is enclosed through opening 6a (refer to drawing 1 ) in the cel gap. After liquid crystal L is enclosed, opening 6a is closed by resin 7 grade.

[0106] In drawing 12 , 1st substrate 4a has base material 13a formed by glass, plastics, etc., the line wiring 33, the TFD component 32, and pixel electrode 9a are formed in the liquid crystal side front face (upside front face of drawing 12 ) of the base material 13a, an insulator layer 11 is formed on it, and orientation film 12a is formed on it. Moreover, the outside front face (bottom front face of drawing 12 ) of 1st base material 13a is equipped with polarizing plate 14a by attachment. In addition, an insulator layer 11 is formed of silicon oxide. Moreover, orientation film 12a is formed with polyimide.

[0107] Moreover, a lighting system 42 is constituted by the light sources 43, such as LED and a cold cathode-ray tube, and the transparent material 44 which changes the straight-line light from the light source 43 into flat-surface light. This lighting system 42 is arranged in the outside of 1st substrate 4a which is the substrate of an opposite hand an observation side.

[0108] In addition, optical elements other than the above are used for front flesh-side both sides of 1st base material 13a if needed. For example, a phase contrast plate is formed between 1st base material 13a and polarizing plate 14a, or the substrate film is prepared between 1st base material 13a and 1st electrode 9a.

[0109] As shown in drawing 13 , when two or more open spacing mutually and the line wiring 33 is put in order by parallel, on the whole, it is formed in the shape of a stripe, and the TFD component 32 sets spacing to each line wiring 33, and is prepared in it, and pixel electrode 9a is connected to each TFD component 32. Thereby, two or more pixel electrode 9a is arranged in the shape of a dot matrix.

[0110] When the arrow-head A part in drawing 13 is expanded and shown, it is as drawing 14 . The TFD component 32 which intervenes between the line wiring 33 and pixel electrode 9a is constituted as a TFD component of the so-called back two back structure of the structure which connected 1st TFD element 32a and 2nd TFD element 32b to the serial as the graphic display. As shown in drawing 15 which is a sectional view according to the B-B line in drawing 14 , the line wiring 33 is formed in the three-tiered structure which consists of 1st layer 33a formed of TaW (tantalum tungsten), 2nd layer 33b formed of Ta 2O5 (tantalum oxide) which is an oxide film on anode, and 3rd layer 33c formed of APC which is a reflexivity metal.

[0111] Moreover, 1st TFD element 32a and 2nd TFD element 32b which constitute the TFD component 32 are constituted by the three-layer laminated structure of the 1st metal layer 36 formed of TaW, the insulating layer 37 of Ta 2O5 formed of anodic oxidation, and the 2nd metal layer 38 formed of APC which is the same layer as 3rd layer 33c of the line wiring 33, respectively.

[0112] 1st TFD element 32a is constituted by laminated structure to which the current from the line wiring 33 side flows in order of the 2nd metal layer 38 → insulating-layer 37 → 1st metal layer 36. On the other hand, 2nd TFD element 32b is constituted by laminated structure to which the current from the line wiring 33 side flows in order of the 1st metal layer 36 → insulating-layer 37 → 2nd metal layer 38. Thus, stabilization of the switching characteristic of a TFD component is attained by carrying out the series connection of the TFD elements 32a and 32b of a couple to the reverse sense electrically, and constituting the TFD component of back two back structure.

[0113] Pixel electrode 9a is formed of APC which is the same layer as the 2nd metal layer 38 of 2nd TFD element 32b. And as shown in drawing 14 , the opening 46 for light transmission is formed in two on the diagonal line of pixel electrode 9a. Moreover, in drawing 15 , a protective coat 47 is formed in the line wiring 33, the TFD component 32, and the front face of pixel electrode 9a of ITO which is for example, the transparency electric conduction film. And the laminating of the insulator layer 11 explained using drawing 12 R> 2 is carried out on the protective coat 47, and the laminating of the orientation film 12a is further carried out on the protective coat 47.

[0114] In drawing 13 , in the liquid crystal side front face (namely, near-side front face of drawing 13 ) of

1st substrate 4a, an insulator layer 11 is formed in the bottom of a sealant 6, and the line wiring 33, the TFD component 32, and pixel electrode 9a are prepared in the bottom of an insulator layer 11. Moreover, the input wiring 28 for output wiring 21b for output wiring 21a for IC19a for liquid crystal actuation and IC19b for liquid crystal actuation and IC19b for liquid crystal actuation is formed. Various wiring, such as the power-source wiring 22, the touch-down wiring 23, the control wiring 24, and the data wiring 26, is included in the input wiring 28. Most input wiring benefits IC19a for liquid crystal actuation in the condition that there is nothing, on the relation prepared immediately near the terminal 49 for external connection about IC19a for liquid crystal actuation.

[0115] Also in this operation gestalt, an insulator layer 11 protects them from breakage by covering pixel electrode 9a, the output wiring 21a and 21b, and the input wiring 28a and 28b. Moreover, the field between the power-source wiring 22 and the touch-down wiring 23 is avoided, and an insulator layer 11 is formed, as it is not completely that of a wrap and all those electrodes and wiring are shown in drawing 3 (a), drawing 1 (a), and drawing 5 R>5.

[0116] Output wiring 21a prolongs for it and comes out of the line wiring 33, passes and juts out a sealant 6, and it is formed so that it may extend to section 8a and may appear in it. Moreover, output wiring 21b got down from close into the field where a sealant 6 is passed and the end is surrounded by the sealant 6, i.e., a liquid crystal enclosure field, and the other end has jutted it out to overhang section 8b of substrate 4a. The flow material 27 of the shape of the shape of a globular form and a cylindrical shape is mixed in the interior of a sealant 6 in the state of distribution.

[0117] All, the input wiring 28 is formed in output wiring 21a and 21b list of the two-layer structure of 1st layer 48a and 2nd layer 48b, as shown in drawing 12 (a). 1st layer 48a is simultaneously formed of APC, when forming the 2nd metal layer 38 of 3rd layer 33c of the line wiring 33 shown in drawing 15, and the TFD component 32, and pixel electrode 9a by APC, respectively. Moreover, 2nd layer 48b of drawing 12 (a) is formed of the same ITO, when forming a protective coat 47 by ITO in drawing 15. Thus, by forming wiring by APC, protection of APC is attained by attaining low resistance-ization of wiring and putting ITO on it.

[0118] in addition, it is set up so that the 1st side may be mounted in H1, and IC19b for liquid crystal actuation is prolonged in the direction of 1st substrate 4a where another side [ 1st ] IC19a for liquid crystal actuation intersects H1, and the direction which more specifically intersects a right angle mostly -- it is set up so that the 2nd side may be mounted in H2. this operation gestalt -- the external connection terminal 49 -- the 2nd -- side H2 -- since it formed in the side edge of a center section mostly, it is formed for a long time from H1 the 1st side, input covering [ 28 / side / 2nd ] it over 2 for IC19b for liquid crystal actuation by the side of H1st side 1.

[0119] In drawing 12 , 2nd substrate 4b is constituted almost similarly to 2nd substrate 4b in the case of the operation gestalt shown in drawing 2 . Therefore, in order to avoid duplication, the content explained in relation to drawing 2 about the explanation about 2nd substrate 4b will be referred to, and the explanation is omitted.

[0120] The liquid crystal equipment 41 concerning this operation gestalt can choose and perform two kinds, a reflective mold and a transparency mold, as the supply approach of light. First, when adopting the optical supply approach of a reflective mold, in drawing 12 , the outside of 2nd substrate 4b, i.e., the light which carried out incidence from the observation side, passes the liquid crystal layer L, it reaches, pixel electrode 9a, i.e., the reflecting layer, containing an APC layer, reflects by the reflecting layer, and is again supplied to the liquid crystal layer L.

[0121] Moreover, when adopting the optical supply approach of a transparency mold, the light source 43 of a lighting system 42 emits light, and the light is changed by the transparent material 44 in the shape of a field, and is supplied to a liquid crystal panel 2. In this way, the supplied light penetrates the opening 46 (refer to drawing 14 ) of 1st base material 13a and pixel electrode 9a, an insulator layer 22, and orientation film 12a, and is supplied to the liquid crystal layer L.

[0122] By on the other hand controlling ON/OFF of the TFD component 32 which belongs to each dot

by ICs 19a and 19b for liquid crystal actuation for every dot in drawing 11 , the amount of charges accumulated in liquid crystal capacity is controlled, and, thereby, the orientation condition of liquid crystal L is changed for every dot. Consequently, an image called an alphabetic character etc. is displayed on the outside of 2nd substrate 4b of drawing 12 by modulating the light supplied to the liquid crystal layer L in the case of a reflective mold display and a transparency mold display for every pixel. [0123] By the way, also in this operation gestalt, in drawing 11 , the front face of the output wiring 21a and 21b and the input wiring 28 has a possibility that that contamination may be confined by the insulator layer 11, when it may be polluted in the manufacture process of liquid crystal equipment and an insulator layer 11 is formed on this. If an electrical potential difference is impressed to wiring in such the condition, when the big potential difference will be added between wiring which adjoins especially, migration occurs, the wiring concerned is damaged and there is a possibility that display quality may deteriorate.

[0124] On the other hand, with this operation gestalt, the big potential difference, i.e., the field considered that big electric field are added, i.e., the field between the power-source wiring 22 and the touch-down wiring 23, was avoided, and the insulator layer 11 was formed. Conversely, when saying, the configuration which does not form an insulator layer 11 was adopted as the field between the power-source wiring 22 and the touch-down wiring 23. By this configuration, it was lost that that contamination is confined by the insulator layer 11 even if the front face of power-source wiring 22 grade is polluted in a production process, and so, even if high electric field were impressed between wiring to the time of actuation of liquid crystal equipment, generating of migration could be prevented.

[0125] In addition, in the case of, as shown in drawing 13 , the power-source wiring 22 and the touch-down wiring 23 are arranged ranging over two fields, the 1st side side field H1 and the 2nd side side field H2, in the case of this operation gestalt, it is \*\*, and the die length of those wiring is long as a result. Thus, when the die length of wiring becomes long, it is in the inclination which migration etc. tends to generate compared with the case where the die length of wiring is short, like [ in the case of drawing 1 or drawing 7 ]. However, if this invention is applied, the field between the power-source wiring 22 and the touch-down wiring 23 is avoided and an insulator layer 11 is formed even if it is such a case, generating of migration etc. can be prevented certainly.

[0126] (The 5th operation gestalt) Drawing 16 shows 1 operation gestalt of the electroluminescence equipment concerning this invention which is an example of the electro-optic device concerning this invention using the semiconductor chip mounting substrate concerning this invention. The electroluminescence equipment 51 shown here As shown in drawing 17 which is a sectional view according to a VII-VII line, on a base material 53 The anode plate as the 1st electrode, Namely, open two or more and spacing, form anode 59a in parallel mutually, and an insulator layer 11 is further formed among those anode 59a. It is produced by forming the organic electroluminescence luminous layer 52 on it, and forming the cathode as the 2nd electrode, i.e., cathode 59b, on it further.

[0127] As shown in drawing 16 , two or more open spacing, and anode 59a is mutually put in order by parallel, and is formed in the shape of a stripe as a whole. Moreover, similarly, two or more open spacing, cathode 59b is put in order so that it may intersect perpendicularly with anode 59a mostly in parallel mutually, and it is formed in the shape of a stripe as a whole. Moreover, the organic electroluminescence luminous layer 52 is formed in the almost same location as cathode 59b so that drawing 18 which is a sectional view according to the VIII-VIII line in drawing 16 may also show.

[0128] The organic electroluminescence luminous layer 52 It is the matter which emits light by the color of a proper when a predetermined electrical potential difference is impressed to the electrode which sandwiches it as everyone knows. With this operation gestalt For example, although it is green and being colored in what is colored in red, the thing to color, and blue, three kinds are arranged side by side mutually, and it considers as one unit, and this unit of each other is arranged in parallel to the extension direction of anode 59a, i.e., a longitudinal direction. A viewing area is formed, when the field where red, green, the organic electroluminescence luminous layer 52 of three blue colors, and anode 59a cross

constitutes one pixel and this pixel arranges in the shape of a dot matrix.

[0129] drawing 16 -- setting -- the right-hand side of a base material 53 -- side [ 1st ] IC19b for actuation is mounted in H1, and the 1st side intersects H1 -- side [ 2nd ] IC19a for actuation is mounted in H2. Moreover, the wiring substrate 3 for achieving the electric connection between external circuits, for example, FPC, is connected to the corner of a base material 53. And the output bump of IC19a for actuation and cathode 59b are connected by output wiring 21a, and the output bump of IC19b for actuation and anode 59a are connected by output wiring 21b.

[0130] moreover, IC19 for actuation -- between a and FPC3 connects by input wiring 28a -- having -- further -- IC19 for actuation -- between b and FPC3 is connected by input wiring 28b. The input wiring 28a and 28b includes the power-source wiring 22, an earth terminal 23, the control wiring 24, and the data wiring 26, respectively. It is constituted including APC, and thereby, low resistance-ization of wiring resistance is attained by output wiring 21a and 21b list, and, as for the input wiring 28a and 28b, the stability \*\*\*\*\* of a display action is secured to them by each.

[0131] In addition, in this operation gestalt, an insulator layer 11 protects them from breakage by covering output wiring 21b and the input wiring 28a and 28b while securing the insulation between two or more anode 59a. Moreover, an insulator layer 11 is not completely that of a wrap in all those electrodes and wiring, avoids the field between the power-source wiring 22 and the touch-down wiring 23, and is formed.

[0132] Since the electroluminescence equipment 51 concerning this operation gestalt is constituted as mentioned above, it can express as the color which wishes to have images, such as an alphabetic character and a graphic form, by the principle of additive mixture of colors by making light emit by the color which wishes that it locates [ to wish / coordinate ] by controlling the electrical potential difference impressed to the organic electroluminescence layer 52 for every dot.

[0133] Moreover, with this operation gestalt, the big potential difference, i.e., the field considered that big electric field are added, i.e., the field between the power-source wiring 22 and the touch-down wiring 23, was avoided among wiring, and the insulator layer 11 was formed. Conversely, when saying, the configuration which does not form an insulator layer 11 was adopted as the field between the power-source wiring 22 and the touch-down wiring 23. By this configuration, it was lost that that contamination is confined by the insulator layer 11 between the power-source wiring 22 and the touch-down wiring 23 even if the front face of power-source wiring 22 grade is polluted in the production process of electroluminescence equipment, and so, even if high electric field were impressed between wiring to the time of actuation of electroluminescence equipment, generating of migration could be prevented.

[0134] (The 6th operation gestalt) Drawing 19 shows 1 operation gestalt of the portable telephone which is an example of the electronic equipment concerning this invention. This portable telephone 60 has the display 61 constituted by electro-optic devices, such as liquid crystal equipment and organic electroluminescence equipment, an antenna 62, a loudspeaker 63, the key switch group 64, and a microphone 65. The electro-optic device 61 as a display can be constituted using various kinds of liquid crystal equipments as shown in drawing 1 R> 1, drawing 7, and drawing 11, the organic electroluminescence equipment shown in drawing 1616.

[0135] (The 7th operation gestalt) Drawing 20 shows 1 operation gestalt of the wrist watch which is an example of the electronic equipment concerning this invention. This wrist watch 70 has the electro-optic device 61 as a display, and can constitute this electro-optic device 61 using various kinds of liquid crystal equipments as shown in drawing 1, drawing 7, and drawing 11, the organic electroluminescence equipment shown in drawing 16.

[0136] (The 8th operation gestalt) Drawing 21 shows 1 operation gestalt of the pocket mold information processor which is an example of the electronic equipment concerning this invention. This pocket mold information processor 80 is offered as a word processor, a personal computer, etc. The pocket mold information processor 80 shown here has an input unit 79 called the keyboard formed in the front face of a body 78, and the electro-optic device 61 as a display.

[0137] A certain data processing based on the information inputted through the keyboard 79 by processing of the processor arranged in the interior of a body 78 and its information is displayed on a display 61.

[0138]

[Effect of the Invention] Since according to this invention the field between power-source wiring and touch-down wiring with which high potential is impressed was avoided and the insulator layer was formed Since the configuration which does not prepare an insulator layer in the field between power-source wiring and touch-down wiring was adopted when putting in another way It is lost that the contamination is confined by the insulator layer even if the front face of supply voltage system wiring is polluted in the production process of a semiconductor chip mounting substrate, liquid crystal equipment, etc., and so, even if high electric field are impressed at the time of actuation of a semiconductor chip mounting substrate etc., generating of migration can be prevented.

---

[Translation done.]

\* NOTICES \*

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.\*\*\*\* shows the word which can not be translated.

3. In the drawings, any words are not translated.

---

## DESCRIPTION OF DRAWINGS

---

[Brief Description of the Drawings]

[Drawing 1] It is the top view showing 1 operation gestalt of the liquid crystal equipment concerning this invention.

[Drawing 2] It is the sectional view showing the cross-section structure of liquid crystal equipment according to the II-II line of drawing 1.

[Drawing 3] While constitutes the liquid crystal equipment of drawing 1, and it is the top view of a substrate.

[Drawing 4] It is the top view of the substrate of another side which constitutes the liquid crystal equipment of drawing 1.

[Drawing 5] It is a sectional view according to the V-V line in drawing 3 (a).

[Drawing 6] It is the top view showing the modification of the liquid crystal equipment of drawing 1.

[Drawing 7] It is the top view showing other operation gestalten of the liquid crystal equipment concerning this invention.

[Drawing 8] It is the sectional view showing the cross-section structure of liquid crystal equipment according to the VIII-VIII line in drawing 7.

[Drawing 9] It is the top view in which while constituting the liquid crystal equipment of drawing 7, and showing a substrate.

[Drawing 10] It is the perspective view showing an example of the active component used with the liquid crystal equipment of drawing 7.

[Drawing 11] It is the top view showing the operation gestalt of further others of the liquid crystal equipment concerning this invention.

[Drawing 12] It is the sectional view showing the cross-section structure of liquid crystal equipment according to the II-II line in drawing 11.

[Drawing 13] It is the top view in which while constituting the liquid crystal equipment of drawing 11 , and showing a substrate.

[Drawing 14] It is drawing in which the part shown by the arrow head A of drawing 13 is expanded and shown.

[Drawing 15] It is a sectional view according to the B-B line in drawing 14 .

[Drawing 16] It is the top view showing 1 operation gestalt of the electroluminescence equipment concerning this invention.

[Drawing 17] It is a sectional view according to the VII-VII line in drawing 16 .

[Drawing 18] It is a sectional view according to the VIII-VIII line in drawing 16 .

[Drawing 19] It is drawing showing the operation gestalt of the portable telephone which is an example of the electronic equipment concerning this invention.

[Drawing 20] It is drawing showing 1 operation gestalt of the wrist watch which is an example of the electronic equipment concerning this invention.

[Drawing 21] It is drawing showing 1 operation gestalt of the pocket mold information processor which is an example of the electronic equipment concerning this invention.

[Description of Notations]

1 Liquid Crystal Equipment

2 Liquid Crystal Panel

4a, 4b Substrate

6 Sealant

8a, 8b Overhang section

9a, 9b Electrode

11 Insulator Layer

13a, 13b Base material

14a, 14b Polarizing plate

19a, 19b IC for liquid crystal actuation (semiconductor chip)

21a, 21b, 21c Output wiring

23 Touch-down Wiring

24 Control Wiring

26 Data Wiring

27 Flow Material

28 Input Wiring

31 Liquid Crystal Equipment

32 TFD Element

33 Line Wiring

41 Liquid Crystal Equipment

46 Opening

47 Protective Coat

51 Electroluminescence Equipment

52 Organic Electroluminescence Layer

53 Base Material

59a, 59b Electrode

60 Portable Telephone

70 Wrist Watch

L Liquid crystal

H1 The 1st side

H2 The 2nd side

---

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号  
特開2002-229474  
(P2002-229474A)

(43)公開日 平成14年8月14日 (2002.8.14)

(51)Int.Cl.<sup>7</sup>  
G 0 9 F 9/00  
G 0 2 F 1/1345  
G 0 9 F 9/30  
9/35  
H 0 1 L 23/12

識別記号  
3 4 8  
3 6 5

F I  
G 0 9 F 9/00  
G 0 2 F 1/1345  
G 0 9 F 9/30  
9/35  
H 0 5 B 33/02  
3 4 8 C 2 H 0 9 2  
3 K 0 0 7  
3 6 5 Z 5 C 0 9 4  
5 G 4 3 5

審査請求 有 請求項の数22 O.L (全 24 頁) 最終頁に続く

(21)出願番号 特願2001-317142(P2001-317142)  
(22)出願日 平成13年10月15日 (2001.10.15)  
(31)優先権主張番号 特願2000-365715(P2000-365715)  
(32)優先日 平成12年11月30日 (2000.11.30)  
(33)優先権主張国 日本 (JP)

(71)出願人 000002369  
セイコーエプソン株式会社  
東京都新宿区西新宿2丁目4番1号  
(72)発明者 戸田 貴友  
長野県諏訪市大和3丁目3番5号 セイコ  
ーエプソン株式会社内  
(72)発明者 牧野 直樹  
長野県諏訪市大和3丁目3番5号 セイコ  
ーエプソン株式会社内  
(74)代理人 100095728  
弁理士 上柳 雅善 (外2名)

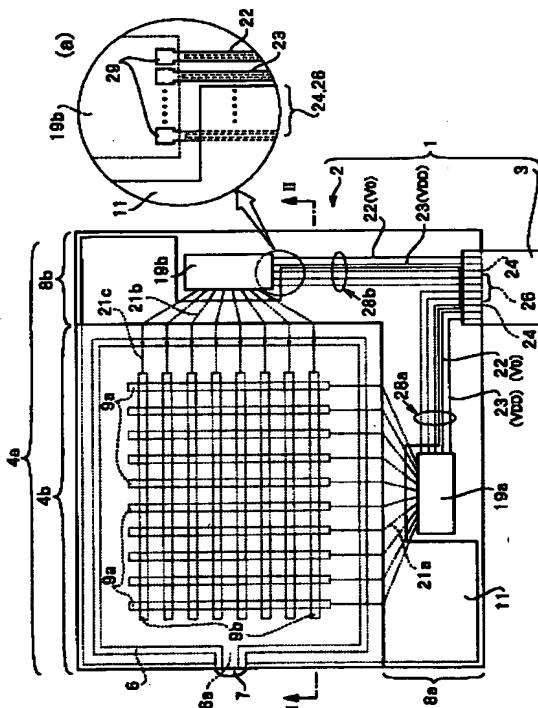
最終頁に続く

(54)【発明の名称】 半導体チップ実装基板、電気光学装置、液晶装置、エレクトロルミネッセンス装置及び電子機器

(57)【要約】

【課題】 電気抵抗値の低い金属材料を用いて配線パターンを形成した場合でも、その金属配線に腐食又はマイグレーションが生じるのを防止する。

【解決手段】 基板4a上に半導体チップ19a, 19bが搭載された半導体チップ実装基板である。半導体チップ19a, 19bに電源電位を供給する電源配線22と、半導体チップ19a, 19bに接地電位を供給する接地配線23と、半導体チップ19a, 19bからの出力信号が供給される出力配線21a, 21bと、出力配線21a, 21bを覆う絶縁膜11とを有する。絶縁膜11は、電源配線22と接地配線23との間の領域を避けて形成される。



(2)

## 【特許請求の範囲】

【請求項 1】 基板上に半導体チップが搭載された半導体チップ実装基板において、前記半導体チップに電源電位を供給する電源配線と、前記半導体チップに接地電位を供給する接地配線と、前記半導体チップからの出力信号が供給される出力配線と、前記出力配線を覆う絶縁膜とを有し、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする半導体チップ実装基板。

【請求項 2】 基板上に半導体チップが搭載された半導体チップ実装基板において、前記基板に形成され前記半導体チップからの出力信号が供給される出力配線と、前記基板の一辺側に形成された第 1 領域と、前記基板の前記一辺と交差する辺側に形成された第 2 領域と、前記第 1 領域及び前記第 2 領域にわたって形成され、前記半導体チップに電源電位を供給する電源配線と、前記第 1 領域及び前記第 2 領域にわたって形成され、前記半導体チップに接地電位を供給する接地配線と、前記第 2 領域において前記接地配線及び前記電源配線に接続される外部回路基板と、前記出力配線を覆う絶縁膜とを有し、

前記半導体チップは前記第 1 領域に実装され、前記絶縁膜は前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする半導体チップ実装基板。

【請求項 3】 請求項 2において、前記第 2 領域に実装された第 2 半導体チップをさらに備えたことを特徴とする半導体チップ実装基板。

【請求項 4】 電気光学層を具備する電気光学装置において、前記電気光学層を支持する基板と、前記電気光学層を駆動する電極と、前記基板に搭載された駆動用素子と、前記駆動用素子に接続され、その駆動用素子から出力された出力信号を前記電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、

前記基板に形成され、前記駆動用素子に電源電位を供給する電源配線と、前記基板に形成され、前記駆動用素子に接地電位を供給する接地配線とを有し、

前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする電気光学装置。

【請求項 5】 請求項 4において、前記電源配線は、金属を主成分とする層を含むことを特徴とする電気光学装置。

【請求項 6】 請求項 5において、前記金属を主成分とする層は、銀、パラジウム及び銅からなる群より選ばれ

る金属を含むことを特徴とする電気光学装置。

【請求項 7】 請求項 5において、前記電源配線及び前記接地配線の少なくともいずれか一方は、金属及び金属酸化物の積層構造を有することを特徴とする電気光学装置。

【請求項 8】 請求項 6において、前記電気光学層は、有機エレクトロルミネッセンス層及び液晶層から選ばれることを特徴とする電気光学装置。

【請求項 9】 請求項 5において、前記電気光学層は、前記電極と第 2 電極との間に挟まれ、前記電極及び前記第 2 電極のうちのいずれか一方は、スイッチング素子に接続されることを特徴とする電気光学装置。

【請求項 10】 請求項 9において、前記スイッチング素子は、薄膜トランジスタ及び薄膜ダイオードから選ばれることを特徴とする電気光学装置。

【請求項 11】 請求項 5において、前記電気光学層を駆動する第 2 電極をさらに含み、前記電気光学層は前記電極及び前記第 2 電極間に挟持され、前記基板に搭載された第 2 駆動用素子と、前記出力配線を覆う絶縁膜と、前記基板に形成され、前記第 2 駆動用素子に電源電位を供給する第 2 電源配線と、前記基板に形成され、前記第 2 駆動用素子に接地電位を供給する第 2 接地配線とを有し、前記絶縁膜は、前記第 2 電源配線と前記第 2 接地配線との間の領域を避けて形成されることを特徴とする電気光学装置。

【請求項 12】 電気光学層を有する電気光学装置において、前記電気光学層を支持する基板と、前記電気光学層を駆動する電極と、前記基板に搭載された駆動用素子と、前記駆動用素子に接続され、その駆動用素子から出力された出力信号を前記電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、前記基板に形成され、前記駆動用素子に電源電位を供給する電源配線と、前記基板に形成され、前記駆動用素子に接地電位を供給する接地配線と、前記基板に形成され、前記駆動用素子を制御する信号を供給する制御配線と、前記基板に形成され、前記駆動用素子にデータ信号を供給するデータ配線とを有し、前記絶縁膜は、前記電源配線と前記制御配線との間の領域、前記電源配線と前記データ配線との間の領域、前記接地配線と前記制御配線との間の領域、又は前記接地配線と前記データ配線との間の領域を避けて形成されるこ

(3)

3

とを特徴とする電気光学装置。

【請求項13】 第1電極を備えた第1基板と、  
前記第1基板に対向して配置され第2電極を備えた第2基板と、  
前記第1電極と前記第2電極との間に配置された液晶層と、  
前記第1基板のうち前記第2基板から張り出した領域に実装された液晶駆動用ICと、  
前記液晶駆動用ICに接続され、その液晶駆動用ICから出力された出力信号を前記第1電極又は前記第2電極に供給する出力配線と、  
前記出力配線を覆う絶縁膜と、  
前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICに電源電位を供給する電源配線と、  
前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICに接地電位を供給する接地配線と、  
前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて設けられることを有する液晶装置。

【請求項14】 請求項13において、  
前記電源配線は複数の層を含む積層構造を有し、さらに、前記第1電極又は前記第2電極であって前記電源配線と同じ基板に形成された電極も複数の層を含む積層構造を有することを特徴とする液晶装置。

【請求項15】 請求項14において、  
反射膜をさらに有し、  
前記積層構造は金属膜及びその金属膜上に形成された金属酸化物膜を含み、  
前記金属膜は前記反射膜と同一層であることを特徴とする液晶装置。

【請求項16】 第1電極を備えた第1基板と、  
前記第1基板に対向して配置され第2電極を備えた第2基板と、  
前記第1電極と前記第2電極との間に配置された液晶層と、  
前記第1基板の第1辺において前記第2基板から張り出した領域に実装された第1液晶駆動用ICと、  
前記第1基板の前記第1辺と交差する第2辺において前記第2辺から張り出した領域に実装された第2液晶駆動用ICと、  
前記第1液晶駆動用IC又は前記第2液晶駆動用ICに接続された複数の配線と、  
前記複数の配線のうちの一部を覆う絶縁膜を有し、  
前記複数の配線は電源電位を前記第1液晶駆動用ICに供給する電源配線及び接地電位を前記第1液晶駆動用ICに供給する接地配線を含み、  
前記絶縁膜は、前記電源配線と前記接地配線との間を避けて形成されることを特徴とする液晶装置。

【請求項17】 第1電極を備えた第1基板と、  
前記第1基板に対向して配置され第2電極を備えた第2基板と、

(4)

4

前記第1電極と前記第2電極との間に配置された液晶層と、  
前記第1基板のうち前記第2基板から張り出した領域に実装された液晶駆動用ICと、  
前記液晶駆動用ICに接続され、その液晶駆動用ICから出力された出力信号を前記第1電極又は前記第2電極に供給する出力配線と、  
前記出力配線を覆う絶縁膜と、  
前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICに電源電位を供給する電源配線と、  
前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICに接地電位を供給する接地配線と、  
前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICを制御する信号を供給する制御配線と、  
前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICにデータ信号を供給するデータ配線とを有し、  
前記絶縁膜は、前記電源配線と前記制御配線との間の領域、前記電源配線と前記データ配線との間の領域、前記接地配線と前記制御配線との間の領域、又は前記接地配線と前記データ配線との間の領域を避けて形成されることを特徴とする液晶装置。

【請求項18】 基材と、  
該基材に設けられた第1電極と、  
該第1電極上に配置されたエレクトロルミネッセンス層と、  
該エレクトロルミネッセンス層上に設けられた第2電極と、

前記基材の第1辺側に実装され前記第1電極に接続された第1駆動用ICと、

30 前記基材の前記第1辺と交差する第2辺側に実装され前記第2電極に接続された第2駆動用ICと、  
前記第1駆動用IC又は前記第2駆動用ICに電源電位を供給する電源配線と、  
前記第1駆動用IC又は前記第2駆動用ICに接地電位を供給する接地配線と、  
前記第1駆動用IC又は前記第2駆動用ICからの出力信号が供給される出力配線と、  
前記出力配線を覆う絶縁膜とを有し、  
前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とするエレクトロルミネッセンス装置。

【請求項19】 基材と、  
該基材に設けられたアノード電極と、  
該アノード電極上に配置されたエレクトロルミネッセンス層と、  
該エレクトロルミネッセンス層上に設けられたカソード電極と、  
前記アノード電極及び前記カソード電極の少なくとも一方に接続された第1駆動用素子と、  
50 該第1駆動用素子に接続された複数の第1入力配線と、

(4)

5

該第1入力配線の一部を覆う絶縁膜を有し、  
前記第1入力配線は、電源電位を前記第1駆動用素子に供給する電源配線及び接地電位を前記第1駆動用素子に供給する接地配線を含み、  
前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とするエレクトロルミネッセンス装置。

【請求項20】 請求項19において、  
前記アノード電極及び前記カソード電極の他方に接続された第2駆動用素子と、  
該第2駆動用素子に接続されており該第2駆動用素子から出力された出力信号を前記他方の電極に供給する出力配線と、  
前記基板に形成されており、前記第2駆動用素子に入力信号を供給する複数の第2入力配線とを有し、  
該第2入力配線は、電源電位を前記第2駆動用素子に供給する電源配線及び接地電位を前記第2駆動用素子に供給する接地配線を含み、  
前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とするエレクトロルミネッセンス装置。

【請求項21】 基材と、

該基材に設けられたアノード電極と、  
該アノード電極上に配置されたエレクトロルミネッセンス層と、  
該エレクトロルミネッセンス層上に設けられたカソード電極と、  
前記アノード電極及び前記カソード電極の少なくとも一方に接続された駆動用素子と、  
前記駆動素子に接続され、その第1駆動用素子から出力された出力信号を前記アノード電極又は前記カソード電極に供給する出力配線と、  
前記出力配線を覆う絶縁膜と、  
前記基板に形成され、前記駆動用素子に電源電位を供給する電源配線と、  
前記基板に形成され、前記駆動用素子に接地電位を供給する接地配線と、  
前記基板に形成され、前記駆動用素子を制御する信号を供給する制御配線と、  
前記基板に形成され、前記駆動用素子にデータ信号を供給するデータ配線とを有し、  
前記絶縁膜は、前記電源配線と前記制御配線との間の領域、前記電源配線と前記データ配線との間の領域、前記接地配線と前記制御配線との間の領域、又は前記接地配線と前記データ配線との間の領域を避けて形成されることを特徴とするエレクトロルミネッセンス装置。

【請求項22】 電気光学装置を表示部として有する電子機器において、前記電気光学装置は請求項4から請求項12のいずれかに記載の電気光学装置によって構成されることを特徴とする電子機器。

6

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、基板上に半導体チップを実装して成る半導体チップ実装基板に関する。また、本発明は、液晶やエレクトロルミネッセンス等といった電気光学物質を用いて表示を行う電気光学装置に関する。また、本発明は、液晶の配向を制御することによって光を変調して表示を行う液晶装置に関する。また、本発明は、有機エレクトロルミネッセンス素子を用いて像を表示するエレクトロルミネッセンス装置に関する。また、本発明は、電気光学装置を用いて構成される電子機器に関する。

【0002】

【従来の技術】近年、携帯型コンピュータ、携帯電話機、ビデオカメラ等といった電子機器の表示部に液晶装置やエレクトロルミネッセンス装置（以下、EL装置という）等といった電気光学装置が表示装置として広く用いられている。

【0003】液晶装置では、電気光学物質としての液晶を一対の電極で挟持し、それらの電極に印加する電圧を制御することにより液晶の配向を制御し、この液晶の配向制御により該液晶を通過する光を変調し、これにより、文字、数字、等といった像を外部へ表示する。

【0004】また、EL装置では、電気光学物質としてのEL発光層を一対の電極で挟持し、それらの電極に印加する電圧を制御することにより上記EL発光層に供給する電流を制御してEL発光層からの発光を制御することにより、文字、数字等といった像を外部に表示する。

【0005】液晶装置や、EL装置等においては、液晶やEL発光層等を挟持する電極が1つ又は複数の基板上に形成される。例えば、液晶装置では、互いに対向して配置される一対の基板のそれぞれに電極が形成される。他方、EL装置では、1つの基板の表面に一対の電極がEL発光層を挟んで積層される。これらの電気光学装置においては、基板上の有効表示領域の内部に複数の電極が形成され、その有効表示領域の外部には、前記複数の電極から延びる引出し配線や、それらの引出し配線とは別の金属配線が形成される。有効表示領域内に形成される電極は、ITO等といった酸化物であることもあるし、APC合金、Cr等といった金属であることもある。電極が金属によって形成される場合には、それから延びる引出し配線も金属線になる。

【0006】有効表示領域の外部へ延びる前記引出し配線とは別の金属配線としては、例えば、基板上に半導体チップを直接に実装する構造の配線基板、いわゆるCOG (Chip On Glass) 方式の配線基板において、その半導体チップの入力端子、例えば入力側バンプに接続される金属配線であって、外部回路から延びるFPC (Flexible Printed Circuit) 等に接続される金属配線が考えられる。

(5)

7

【0007】上記の液晶装置や、EL装置等において、従来、基板上に形成する電極の材料としてITO (Indium Tin Oxide) 等といった導電性酸化物が用いられることが、基板上に形成される金属配線の材料としてAPC、Cr等といった金属が用いられるることは知られている。ここで、APCというものは、Ag (銀)、Pd (パラジウム)、Cu (銅) から成る合金である。

【0008】ITOは電極等の材料として従来から広く用いられているが、このITOは電気抵抗値が高いので、これを基板上で長く引き回すと電気抵抗値が高くなつて駆動回路を正常に駆動できなくなるという問題があつた。この問題点を解消するために有効であると考えられるのが、APC、Cr等といった電気抵抗値の低い金属である。例えば、ITOの単位面積当たりの抵抗値が15Ω程度であるのに対し、Crの単位面積当たりの抵抗値は1.5Ω程度であり、APCの単位面積当たりの抵抗値は0.1Ω程度である。このような電気抵抗値の低い金属材料を用いて基板上に配線パターンを形成すれば、配線パターンの引き回し長さを長くしても電気抵抗値を低く抑えることができるので、非常に有利である。

【0009】

【発明が解決しようとする課題】以上のように、基板上に形成する配線パターンをAPC、Cr等といった金属によって形成すれば、電気抵抗値を下げることに関して非常に有利であるが、その一方で金属配線が腐食によって、換言すればマイグレーション、すなわち原子移動によって損傷して配線品質を維持できなくなるという別の問題が発生することがわかつた。

【0010】本発明者は、この金属腐食又はマイグレーションの問題を解消するために種々の実験を行い、以下のことを知見した。すなわち、基板上の複数の金属配線が互いに隣り合つて配設される場合であつて、それらの金属配線のうちの隣り合うもの間に電位差が生じるとき、すなわち、金属配線間に陽極と陰極の関係が生じるときに、陽極側の金属成分、例えばAgが溶出するからであると考えられる。本発明は、従来の配線基板に関する上記の問題点に鑑みて成されたものであつて、電気抵抗値の低い金属材料を用いて配線パターンを形成した場合でも、その金属配線に腐食又はマイグレーションが生じるのを防止することを目的とする。

【0011】

【課題を解決するための手段】(1) 上記の目的を達成するため、本発明に係る半導体チップ実装基板は、基板上に半導体チップが搭載された半導体チップ実装基板において、前記半導体チップに電源電位を供給する電源配線と、前記半導体チップに接地電位を供給する接地配線と、前記半導体チップからの出力信号が供給される出力配線と、前記出力配線を覆う絶縁膜とを有し、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする。

8

【0012】一般に、基板上に形成される配線には、電極と駆動用素子との間を接続する引き回し配線と、外部の配線基板と駆動用素子との間を接続する引き回し配線とがある。これらのうち、マイグレーション等が起こるのは、主に、外部配線基板と駆動用素子とを接続する引き回し配線であった。ここで、外部配線基板と駆動用素子とを接続する引き回し配線には、電源配線や接地配線等といった電源電圧系の配線と、データ信号を伝送するデータ配線やドライバ等を制御するための制御信号を伝送する制御配線等といった信号系の配線とが考えられる。

【0013】本発明者が不良の発生状況を分析したところ、腐食又はマイグレーションはほとんど決まった個所で発生することがわかり、特に、上記の電源電圧系の配線に発生することがわかつた。これに対し、上記信号系の配線には、ほとんど、マイグレーション等は発生しなかつた。つまり、隣接する配線間の電位差が大きくなる場合がある電源電圧系の配線にマイグレーション等が起こることがわかつた。本発明者の考察によれば、マイグレーション等の発生には、配線を覆う絶縁膜の存在が大きく影響していると考えられる。すなわち、配線の形成工程においては、金属膜を成膜した後、これをパターニングして配線とするが、パターニング時に金属膜上にフォトレジストを塗布して、さらにエッチングを行う関係から配線の表面が汚染されることが避けられない。配線の形成後、基板の洗浄が行われるが、汚染は完全に除去しきれない場合もある。

【0014】そこで、配線の表面が汚染されたまま配線上に絶縁膜を形成すると、その汚染が絶縁膜によって封じ込まれた状態となり、逃げ道がなくなる。このような状態で配線に電圧が印加されると、特に電源電圧系の配線では隣接する配線間の電位差、すなわち電界が大きいため、マイグレーション等が他の個所に比べて起り易いと考えた。すなわち、電源電圧系の配線の場合は、汚染の付着、その汚染が絶縁膜で封じ込まれること、高電界の印加、等といった、マイグレーションの発生し易い条件が揃っているといえる。

【0015】そこで、本発明では、電源配線と接地配線との間の領域を避けて絶縁膜を形成した。逆に言えば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用した。この構成により、製造工程中に電源電圧系配線の表面が汚染されたとしても、その汚染が絶縁膜で封じ込まれることがなくなり、それ故、駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

【0016】なお、電源電圧系配線を構成する金属膜としては種々のものを用いることができるが、その1つとしてAPCを用いることができる。さらに、このAPCを反射層の構成材料とすることもできる。この構成によれば、アルミニウム等を用いた場合と比べて高反射率の

50

(6)

9

反射層が得られると共に低抵抗の配線を得ることができる。

【0017】(2) 次に、本発明に係る他の半導体チップ実装基板は、基板上に半導体チップが搭載された半導体チップ実装基板において、前記基板に形成され前記半導体チップからの出力信号が供給される出力配線と、前記基板の一辺側に形成された第1領域と、前記基板の前記一辺と交差する辺側に形成された第2領域と、前記第1領域及び前記第2領域にわたって形成され、前記半導体チップに電源電位を供給する電源配線と、前記第1領域及び前記第2領域にわたって形成され、前記半導体チップに接地電位を供給する接地配線と、前記第2領域において前記接地配線及び前記電源配線に接続される外部回路基板と、前記出力配線を覆う絶縁膜とを有し、前記半導体チップは前記第1領域に実装され、前記絶縁膜は前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする。

【0018】この構成の半導体チップ実装基板においては、電源配線及び接地配線が第1領域と第2領域の2つの領域に跨って配置され、結果的に、それらの配線の長さが長くなっている。このように配線の長さが長くなる場合には、配線の長さが短い場合に比べてマイグレーション等が発生し易い傾向にある。しかしながら、このような構造の半導体チップ実装基板に対して本発明を適用すれば、マイグレーション等の発生を確実に防止できる。

【0019】(3) 次に、本発明に係る半導体チップ実装基板においては、第1領域に実装する第1半導体チップに加えて、さらに、第2半導体チップを前記第2領域に実装することができる。基板上に設けられる半導体チップの数が増えれば、電位差が大きく異なる配線が隣り合う可能性も高くなり、それ故、マイグレーション等の発生の可能性も高くなる。しかしながら、このような構造の半導体チップ実装基板に対して本発明を適用すれば、マイグレーション等の発生を確実に防止できる。

【0020】(4) 次に、本発明に係る電気光学装置は、電気光学層を具備する電気光学装置において、前記電気光学層を支持する基板と、前記電気光学層を駆動する電極と、前記基板に搭載された駆動用素子と、前記駆動用素子に接続され、その駆動用素子から出力された出力信号を前記電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、前記基板に形成され、前記駆動用素子に電源電位を供給する電源配線と、前記基板に形成され、前記駆動用素子に接地電位を供給する接地配線とを有し、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする。

【0021】この構成の電気光学装置によれば、電源配線と接地配線との間の領域を避けて絶縁膜を形成した。逆に言えば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用した。この構成により、製造工

10

程中に電源電圧系配線の表面が汚染されたとしてもその汚染が絶縁膜で封じ込まれることがなくなり、それ故、駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

【0022】(5) 本発明に係る電気光学装置において、前記電源配線は、金属を主成分とする層を含んで構成することができる。これにより、配線の電気抵抗値を低く抑えることができるので、電気回路を安定状態に維持でき、さらに配線を長く引き回すこともできる。

【0023】(6) 本発明に係る電気光学装置において、前記金属を主成分とする層は、銀、パラジウム及び銅からなる群より選ばれる金属を含むことができる。銀、パラジウム及び銅の全てを含む合金は、いわゆるA P Cと呼ばれる金属である。このA P Cは、良好な光反射特性を有するので、これを光反射要素として電気光学装置に用いれば、A I (アルミニウム)等を光反射要素として用いる場合に比べて、明るい表示を得ることができる。

【0024】(7) 本発明に係る電気光学装置において、前記電源配線及び前記接地配線の少なくともいずれか一方は、金属及び金属酸化物の積層構造を有することができる。電源配線及び接地配線を金属だけによって形成する場合には、これらの配線が腐食したり、剥離したりし易いが、この金属に金属酸化物を積層すれば、そのような腐食及び剥離を防止できる。また、電源配線及び接地配線を金属だけによって形成する場合には、その金属から不純物が溶出して液晶、E L等といった電気光学物質を汚染するおそれがあるが、この金属に金属酸化物を積層すれば、そのような汚染を防止できる。

【0025】(8) 本発明に係る電気光学装置において、前記電気光学層は、有機エレクトロルミネッセンス層及び液晶層から選ぶことができる。液晶層を選んだ場合には、液晶の配向を制御することによって該液晶を通過する光の変調を制御して、偏光板を通過する偏光と偏光板によって進行が阻止される偏光とによって、表示が行われる。一方、有機エレクトロルミネッセンスを選んだ場合には、該有機エレクトロルミネッセンスを画素毎に発光させることにより、表示が行われる。

【0026】(9) 本発明に係る電気光学装置において、前記電気光学層は前記電極と前記第2電極との間に挟むことができ、さらに、前記電極及び前記第2電極のうちのいずれか一方にはスイッチング素子を接続することができる。この構成によれば、表示領域を構成する複数の画素のON/OFFをスイッチング素子によるスイッチング機能によって制御できる。

【0027】(10) 本発明に係る電気光学装置において、前記スイッチング素子は、薄膜トランジスタ及び薄膜ダイオードから選ぶことができる。薄膜トランジスタは3端子型のスイッチング素子である。また、薄膜ダイオードは2端子型のスイッチング素子である。

(7)

11

【0028】(11) 本発明に係る電気光学装置においては、前記電気光学層を駆動する第2電極をさらに含み、前記電気光学層は前記電極及び前記第2電極間によって挟持することができる。そして、本電気光学装置は、前記基板に搭載された第2駆動用素子と、前記出力配線を覆う絶縁膜と、前記基板に形成され前記第2駆動用素子に電源電位を供給する第2電源配線と、前記基板に形成され前記第2駆動用素子に接地電位を供給する第2接地配線とを有し、前記絶縁膜は前記第2電源配線と前記第2接地配線との間の領域を避けて形成することができる。

【0029】この構成の電気光学装置は、1つの基板上に2つの駆動用素子が実装される構造の電気光学装置を想定しており、絶縁膜は、両方の駆動用素子に関して電源配線と接地配線との間の領域を避けて形成することができる。

【0030】(12) 次に、本発明に係る他の電気光学装置は、電気光学層を有する電気光学装置において、前記電気光学層を支持する基板と、前記電気光学層を駆動する電極と、前記基板に搭載された駆動用素子と、前記駆動用素子に接続されその駆動用素子から出力された出力信号を前記電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、前記基板に形成され前記駆動用素子に電源電位を供給する電源配線と、前記基板に形成され前記駆動用素子に接地電位を供給する接地配線と、前記基板に形成され前記駆動用素子を制御する信号を供給する制御配線と、前記基板に形成され前記駆動用素子にデータ信号を供給するデータ配線とを有することができる。そして、前記絶縁膜は、①前記電源配線と前記制御配線との間の領域、②前記電源配線と前記データ配線との間の領域、③前記接地配線と前記制御配線との間の領域、又は④前記接地配線と前記データ配線との間の領域を避けて形成することができる。

【0031】この構成の電気光学装置では、電源配線と接地配線とに関連付けて絶縁膜のパターンを決定することに加えて、制御配線及びデータ配線も考慮に入れて絶縁膜のパターンを決定することにしている。この構成によれば、電源配線と接地配線との間に大きな電位差が発生するのと同様に、制御配線及びデータ配線を含んだ複数の配線間に大きな電位差が発生する場合にも、マイグレーション等の発生を確実に防止できる。

【0032】(13) 次に、本発明に係る液晶装置は、第1電極を備えた第1基板と、前記第1基板に対向して配置され第2電極を備えた第2基板と、前記第1電極と前記第2電極との間に配置された液晶層と、前記第1基板のうち前記第2基板から張り出した領域に実装された液晶駆動用ICと、前記液晶駆動用ICに接続され、その液晶駆動用ICから出力された出力信号を前記第1電極又は前記第2電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、前記第1基板又は前記第2基

12

板に形成され、前記液晶駆動用ICに電源電位を供給する電源配線と、前記第1基板又は前記第2基板に形成され前記液晶駆動用ICに接地電位を供給する接地配線とを有し、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて設けられることを有する。

【0033】この構成の液晶装置によれば、電源配線と接地配線との間の領域を避けて絶縁膜を形成した。逆に言えば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用した。この構成により、液晶装置の製造工程中に電源電圧系配線の表面が汚染されたとしても、その汚染が絶縁膜で封じ込まれることがなくなり、それ故、液晶装置の駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

10

20

30

40

50

【0034】(14) 本発明に係る液晶装置において、前記電源配線は複数の層を含む積層構造を有し、さらに、前記第1電極又は前記第2電極であって前記電源配線と同じ基板に形成された電極も複数の層を含む積層構造を有することができる。つまり、同一基板上の電極と電源配線とは、互いに、同一の層構造によって形成できる。こうすれば、電源配線と電極とを同一の工程で同時に形成することができ、工程が簡単になる。

【0035】(15) 本発明に係る液晶装置においては、反射膜をさらに有することができ、前記積層構造は金属膜及びその金属膜上に形成された金属酸化物膜を含み、前記金属膜は前記反射膜と同一層とすることができる。こうすれば、液晶装置の製造工程を簡略化することができる。

【0036】(16) 次に、本発明に係る液晶装置は、第1電極を備えた第1基板と、前記第1基板に対向して配置され第2電極を備えた第2基板と、前記第1電極と前記第2電極との間に配置された液晶層と、前記第1基板の第1辺において前記第2基板から張り出した領域に実装された第1液晶駆動用ICと、前記第1基板の前記第1辺と交差する第2辺において前記第2辺から張り出した領域に実装された第2液晶駆動用ICと、前記第1液晶駆動用IC又は前記第2液晶駆動用ICに接続された複数の配線と、前記複数の配線のうちの一部を覆う絶縁膜を有し、前記複数の配線は電源電位を前記第1液晶駆動用ICに供給する電源配線及び接地電位を前記第1液晶駆動用ICに供給する接地配線を含み、前記絶縁膜は、前記電源配線と前記接地配線との間を避けて形成されることを特徴とする。

【0037】この構成の液晶装置は、1つの基板上に2つの駆動用素子が実装される構造の液晶装置を想定しており、絶縁膜は、両方の液晶駆動用ICに関して電源配線と接地配線との間の領域を避けて形成することができる。

【0038】(17) 次に、本発明に係る他の液晶装置は、第1電極を備えた第1基板と、前記第1基板に対向して配置され第2電極を備えた第2基板と、前記第1

(8)

13

電極と前記第2電極との間に配置された液晶層と、前記第1基板のうち前記第2基板から張り出した領域に実装された液晶駆動用ICと、前記液晶駆動用ICに接続されその液晶駆動用ICから出力された出力信号を前記第1電極又は前記第2電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、前記第1基板又は前記第2基板に形成され前記液晶駆動用ICに電源電位を供給する電源配線と、前記第1基板又は前記第2基板に形成され前記液晶駆動用ICに接地電位を供給する接地配線と、前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICを制御する信号を供給する制御配線と、前記第1基板又は前記第2基板に形成され、前記液晶駆動用ICにデータ信号を供給するデータ配線とを有し、前記絶縁膜は、①前記電源配線と前記制御配線との間の領域、②前記電源配線と前記データ配線との間の領域、③前記接地配線と前記制御配線との間の領域、又は④前記接地配線と前記データ配線との間の領域を避けて形成されることを特徴とする。

【0039】この構成の液晶装置では、電源配線と接地配線とに関連付けて絶縁膜のパターンを決定することに加えて、制御配線及びデータ配線も考慮に入れて絶縁膜のパターンを決定することにしている。この構成によれば、電源配線と接地配線との間に大きな電位差が発生するのと同様に、制御配線及びデータ配線を含んだ複数の配線間に大きな電位差が発生する場合にも、マイグレーション等の発生を確実に防止できる。

【0040】(18) 次に、本発明に係るエレクトロルミネッセンス装置は、基材と、該基材に設けられた第1電極と、該第1電極上に配置されたエレクトロルミネッセンス層と、該エレクトロルミネッセンス層上に設けられた第2電極と、前記基材の第1辺側に実装され前記第1電極に接続された第1駆動用ICと、前記基材の前記第1辺と交差する第2辺側に実装され前記第2電極に接続された第2駆動用ICと、前記第1駆動用IC又は前記第2駆動用ICに電源電位を供給する電源配線と、前記第1駆動用IC又は前記第2駆動用ICに接地電位を供給する接地配線と、前記第1駆動用IC又は前記第2駆動用ICからの出力信号が供給される出力配線と、前記出力配線を覆う絶縁膜とを有し、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする。

【0041】この構成のエレクトロルミネッセンス装置によれば、電源配線と接地配線との間の領域を避けて絶縁膜を形成した。逆に言えば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用した。この構成により、エレクトロルミネッセンス装置の製造工程中に電源電圧系配線の表面が汚染されたとしても、その汚染が絶縁膜で封じ込まれることがなくなり、それ故、エレクトロルミネッセンス装置の駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

10

14

【0042】(19) 次に、本発明に係るエレクトロルミネッセンス装置は、基材と、該基材に設けられたアノード電極と、該アノード電極上に配置されたエレクトロルミネッセンス層と、該エレクトロルミネッセンス層上に設けられたカソード電極と、前記アノード電極及び前記カソード電極の少なくとも一方に接続された第1駆動用素子と、該第1駆動用素子に接続された複数の第1入力配線と、該第1入力配線の一部を覆う絶縁膜を有し、前記第1入力配線は、電源電位を前記第1駆動用素子に供給する電源配線及び接地電位を前記第1駆動用素子に供給する接地配線を含み、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成されることを特徴とする。

【0043】この構成のエレクトロルミネッセンス装置によれば、電源配線と接地配線との間の領域を避けて絶縁膜を形成した。逆に言えば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用した。この構成により、エレクトロルミネッセンス装置の製造工程中に電源電圧系配線の表面が汚染されたとしても、その汚染が絶縁膜で封じ込まれることがなくなり、それ故、エレクトロルミネッセンス装置の駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

【0044】(20) 本発明に係るエレクトロルミネッセンス装置においては、前記アノード電極及び前記カソード電極の他方に接続された第2駆動用素子と、該第2駆動用素子に接続されており該第2駆動用素子から出力された出力信号を前記他方の電極に供給する出力配線と、前記基板に形成されており前記第2駆動用素子に入力信号を供給する複数の第2入力配線とを設けることができる。そして、該第2入力配線は、電源電位を前記第2駆動用素子に供給する電源配線及び接地電位を前記第2駆動用素子に供給する接地配線を含み、前記絶縁膜は、前記電源配線と前記接地配線との間の領域を避けて形成することができる。

【0045】この構成のエレクトロルミネッセンス装置によれば、電源配線と接地配線との間の領域を避けて絶縁膜を形成した。逆に言えば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用した。この構成により、エレクトロルミネッセンス装置の製造工程中に電源電圧系配線の表面が汚染されたとしても、その汚染が絶縁膜で封じ込まれることがなくなり、それ故、エレクトロルミネッセンス装置の駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

【0046】(21) 次に、本発明に係るエレクトロルミネッセンス装置は、基材と、該基材に設けられたアノード電極と、該アノード電極上に配置されたエレクトロルミネッセンス層と、該エレクトロルミネッセンス層上に設けられたカソード電極と、前記アノード電極及び前記カソード電極の少なくとも一方に接続された駆動用素子と、前記駆動用素子に接続され、その第1駆動用素子

20

(9)

15

から出力された出力信号を前記アノード電極又は前記カソード電極に供給する出力配線と、前記出力配線を覆う絶縁膜と、前記基材に形成され前記駆動用素子に電源電位を供給する電源配線と、前記基材に形成され前記駆動用素子に接地電位を供給する接地配線と、前記基材に形成され前記駆動用素子を制御する信号を供給する制御配線と、前記基材に形成され前記駆動用素子にデータ信号を供給するデータ配線とを有し、前記絶縁膜は、①前記電源配線と前記制御配線との間の領域、②前記電源配線と前記データ配線との間の領域、③前記接地配線と前記制御配線との間の領域、又は④前記接地配線と前記データ配線との間の領域を避けて形成されることを特徴とする。

【0047】この構成のエレクトロルミネッセンス装置では、電源配線と接地配線とに関連付けて絶縁膜のパターンを決定することに加えて、制御配線及びデータ配線も考慮に入れて絶縁膜のパターンを決定することにしている。この構成によれば、電源配線と接地配線との間に大きな電位差が発生するのと同様に、制御配線及びデータ配線を含んだ複数の配線間に大きな電位差が発生する場合にも、マイグレーション等の発生を確実に防止できる。

【0048】(22) 次に、本発明に係る電子機器は、電気光学装置を表示部として有する電子機器において、前記電気光学装置は、以上に記載した各種構成の電気光学装置のいずれかによって構成されることを特徴とする。この電子機器によれば、内蔵する電気光学装置において稼動中にマイグレーション等の発生の心配がないので、長期間にわたって高品質の表示を維持できる。このような電子機器としては、携帯電話機、携帯情報端末機等といった携帯機器や、ビデオカメラ等が考えられる。

【0049】

【発明の実施の形態】(第1実施形態) 図1は、本発明に係る半導体チップ実装基板を用いた本発明に係る電気光学装置の一例である本発明に係る液晶装置の一実施形態を示している。ここに示す液晶装置1は、反射型の表示方式でカラー表示を行う液晶パネル2に、外部配線基板、例えばFPC (Flexible Printed Circuit) 3を接続したり、その他の付帯機器を付設することによって形成される。

【0050】FPC 3は、ポリイミド等によって形成された可撓性の基板上に銅等によって金属膜パターンを形成して電気回路を搭載した構造の配線基板であり、液晶パネル2を内蔵する電子機器に属する制御回路と液晶パネル2とを電気的に接続する。また、上記の付帯機器としては、FPC 3以外にバックライト、フロントライト等といった照明装置が考えられるが、本実施形態は反射型の液晶装置であるので、照明装置は用いられない。

【0051】図1において、液晶パネル2は、図面奥側

(9)

16

の第1基板4aと図面手前側の第2基板4bとを環状のシール材6を用いて貼り合わせることによって形成されている。シール材6の一部には液晶を注入するための開口6aが形成される。第1基板4aと第2基板4bとの間には、図2に示すように、シール材6によって貼り合わせられた状態で間隙、いわゆるセルギャップが形成され、そのセルギャップ内に開口6a(図1参照)を通して液晶しが封入される。液晶しが封入された後、開口6aは樹脂7等によって封止される。

【0052】図2において、第1基板4aは、ガラス、プラスチック等によって形成された基材13aを有し、その基材13aの液晶側表面(図2の上側表面)に第1電極9aが形成され、その上に絶縁膜11が形成され、その上に配向膜12aが形成される。また、第1基材13aの外側表面(図2の下側表面)には、偏光板14aが例え貼着によって装着されている。なお、絶縁膜11は、例えシリコン酸化膜によって形成される。また、配向膜12aは、例えポリイミドによって形成される。

【0053】なお、第1基材13aの表裏両面には、必要に応じて上記以外の光学要素が用いられる。例え、第1基材13aと偏光板14aとの間に位相差板が設けられたり、第1基材13aと第1電極9aとの間に下地膜が設けられたりする。

【0054】第1電極9aは、例えフォトリソグラフィー法によって形成され、図1に示すように、複数の直線状の電極を複数本互いに間隔を開けて平行に並べることにより、全体としてストライプ状に形成される。なお、図1では第1電極9aは、1本の幅が実際よりも広い幅で、且つ隣り合う電極間の間隔が実際よりも広い間隔で、模式的に描かれているが、実際にはより狭い幅の電極が、より狭い間隔で形成される。

【0055】本実施形態では、第1電極9aは、図2(a)に示すように、金属酸化物であるITOによって形成された第1層16aと、金属であるAPCによって形成された第2層16bと、金属酸化物であるITOによって形成された第3層16cとを順に積層することによって、3層構造として形成されている。第2層16bであるAPC層は電極として作用すると共に光反射層としても機能する。

【0056】第1電極9aにおいて、第1層16aであるITO層は、第2層16bであるAPC層の基材13aに対する密着性を向上させる。また、第3層16cであるITO層は、APCによって形成された第2層の腐食及び剥離を防止したり、第2層から不純物が溶出することを防止する。

【0057】図2において、第2基板4bはガラス、プラスチック等によって形成された基材13bを有し、その基材13bの液晶側表面(図2の下側表面)にカラーフィルタ17が形成され、その上に平坦化膜18が形成

(10)

17

され、その上に第2電極9bが形成され、その上に配向膜12bが形成される。また、第2基材13bの外側表面(図2の上側表面)には、偏光板14bが例えば貼着によって装着されている。

【0058】なお、カラーフィルタ17は、例えば、赤、緑、青又はシアン、マゼンタ、イエローの3色の色要素をストライプ配列又はその他の周知の配列状態で平面的に配列し、それらの色要素間をブラックマスクで埋めることによって形成される。また、平坦化膜18は、例えばアクリル樹脂によって形成される。また、配向膜12bは、例えばポリイミドによって形成される。

【0059】なお、第2基材13bの表裏両面には、必要に応じて上記以外の光学要素が用いられる。例えば、第2基材13bと偏光板14bとの間に位相差板が設けられたりする。

【0060】第2電極9bは、例えば、透明な金属酸化物であるITOを材料としてフォトリソグラフィー法によって形成され、図1に示すように、複数の直線状の電極を複数本互いに間隔を開けて平行に並べることにより、全体としてストライプ状に形成される。なお、図1では第2電極9bは、1本の幅が実際よりも広い幅で、且つ隣り合う電極間の間隔が実際よりも広い間隔で、模式的に描かれているが、実際にはより狭い幅の電極が、より狭い間隔で形成される。

【0061】なお、第1電極9aと第2電極9bは、第1基板4aと第2基板4bとをシール材6によって貼り合せた状態で、互いにほぼ直角に交差するように形成される。そして、それらの第1電極9a及び第2電極9bのいずれか一方が走査電極として機能し、他方が信号電極として機能する。

【0062】文字、数字等といった像を表示するための最小単位であるドットは、ストライプ状の第1電極9aとストライプ状の第2電極9bとの交差点によって形成される。そして、それらのドットが3個集まって1つの画素が形成され、その画素が複数個マトリクス状に配列されることによって表示領域が構成される。上記のカラーフィルタ17に関しては、赤、緑、青の個々の色絵素が個々のドットに対応して配置され、赤、緑、青の3色が集まって1つの画素が形成される。

【0063】図1において、第1基板4aは、第2基板4bよりも大きく形成されており、第2基板4bの右側に張り出す部分8bと第2基板4bの下側に張り出す部分8aとを有する。これらの張り出し部分8a及び8bは、液晶装置1の表示領域の周縁の表示に寄与しない部分である、いわゆる額縁領域に含まれることになる。張り出し部8aには、駆動用素子としての液晶駆動用IC19aがACF(Anisotropic Conductive Film:異方性導電膜)によって接着、すなわち実装される。また、張り出し部8bには、駆動用素子としての液晶駆動用IC19bがACFによって接着、すなわち実装される。

(10)

18

液晶駆動用IC19a及び19bの一方はデータ信号を供給するための駆動用ICとして用いられ、他方は走査信号を供給するための駆動用ICとして用いられる。

【0064】図3に示すように、第1基板4aの液晶側表面(すなわち、図3の手前側表面)には、シール材6の下に絶縁膜11が設けられ、絶縁膜11の下に第1電極9aが設けられる。そして、第1電極9aが設けられるのと同時に出力配線21a及び21b並びに入力配線28a及び28bが設けられる。入力配線28a及び28bのそれぞれには、電源配線22、接地配線23、制御配線24、そしてデータ配線26といった各種配線が含まれる。

【0065】出力配線21aは第1電極9aから延び出てシール材6を通過して張り出し部8aへ至っている。また、出力配線21bは、シール材6を通過してその一端がシール材6によって囲まれる領域、すなわち液晶封入領域の中へ入っており、他端が基板4aの張り出し部8bへ張り出している。シール材6の内部には球形状又は円筒形状の導通材27が分散状態で混入されている。

【0066】図4に示すように、第2基板4bの液晶側表面(すなわち、図4の奥側表面)には第2電極9bが形成され、それと同時に出力配線21cが形成される。出力配線21cはシール材6(図3参照)を通過できる程度の長さを有するように形成される。

【0067】図3の第1基板4aと図4の第2基板4bとを図1に示すように貼り合せたとき、第1基板4a側の出力配線21bはシール材6の中に分散された導通材27を介して第2基板4b側の出力配線21cと導電接続する。これにより、張り出し部8bに液晶駆動用IC19bを実装したとき、その液晶駆動用IC19bの出力端子、すなわち出力バンプは、出力配線21b、導通材27、そして出力配線21cを介して第2電極9bに導電接続される。これにより、第1基板4aと第2基板4bとの間で、いわゆる上下導通が達成される。一方、張り出し部8aに液晶駆動用IC19aを実装すると、その液晶駆動用IC19aの出力端子、すなわち出力バンプは出力配線21aを介して第1電極9aにつなげられる。

【0068】図1において、入力配線28a及び28bのそれぞれに含まれる電源配線22は、第1基板4aに接続されたFPC3から液晶駆動用IC19a及び19bへ向けて電源電位VDDを供給する。また、接地配線23は、FPC3から液晶駆動用IC19a及び19bへ向けて接地電位V0を供給する。また、制御配線24は、FPC3から液晶駆動用IC19a及び19bへ向けて制御信号を供給する。さらに、データ配線26は、FPC3から液晶駆動用IC19a及び19bへ向けてデータ信号を供給する。各配線は図1(a)に示すように、その先端に端子部29を有しており、この端子部29が液晶駆動用IC19bのバンプに接触する。

(11)

19

【0069】なお、上記の制御信号とは、液晶駆動用IC19a及び19bの動作を制御するための信号のことである。また、データ信号とは、表示する文字、数字等に対応するデータ信号のことである。これらの制御信号及びデータ信号は、上記の電源電位VDDと接地電位V0との電位差に比べて著しく小さい値の電位である。

【0070】本実施形態において、図3に示す絶縁膜11は、第1電極9a、出力配線21a, 21b及び入力配線28a, 28bを覆うことにより、それらを損傷から保護する。但し、本実施形態では、絶縁膜11はそれらの電極及び配線の全てを完全に覆うのではなくて、図3(a)、図1(a)及び図5に示すように、電源配線22と接地配線23との間の領域を避けて形成される。

【0071】本実施形態に係る液晶装置1は以上のように構成されているので、図2において、第2基板4bの外側、すなわち観察側から入射した光は、液晶層Lを通過して、APC層を含む第1電極9aすなわち反射層に到達し、その反射層で反射して、再び液晶層Lを通過して第1基板4bを通過して偏光板14bへ到達する。図1において、液晶駆動用IC19aによって駆動される第1電極9a及び液晶駆動用IC19bによって駆動される第2電極9bの交差点、すなわちドットは、走査信号及びデータ信号の組み合わせによってドットごとに印加電圧が制御され、これにより、それらのドットに存在する液晶Lの配向がドットごとに制御される。そして、このような液晶の配向制御により、液晶層Lを通過する光がドットごとに変調され、この結果、偏光板14bを通過する偏光と通過を阻止される偏光とが特定され、これにより、第1基板4bの外側に文字等といった像が表示される。

【0072】ところで、出力配線21a, 21b及び入力配線28a, 28bの表面は、液晶装置の製造過程中において汚染されることがあり、この上に絶縁膜11を形成すると、その汚染が絶縁膜11によって封じ込まれるおそれがある。このような状態で配線に電圧が印加されると、特に隣接する配線間に大きな電位差が加わるとき、マイグレーションが発生して当該配線が損傷して、表示品質が低下するおそれがある。

【0073】これに対し、本実施形態では、大きな電位差、すなわち大きな電界が加わると考えられる領域、すなわち電源配線22と接地配線23との間の領域、を避けて絶縁膜11を形成した。逆に言えば、電源配線22と接地配線23との間の領域には絶縁膜11を設けない構成を採用した。この構成により、製造工程中に電源配線22等の表面が汚染されたとしても、その汚染が絶縁膜11で封じ込まれることがなくなり、それ故、液晶装置の駆動時に配線間に高電界が印加されたとしても、マイグレーションの発生を防止できるようになった。

【0074】なお、本実施形態では、第1電極9aだけを反射層であるAPC層16bを含んで構成するのでは

(11)

20

なくて、出力配線21a, 21b及び入力配線28a, 28bもAPC層16bを含んで構成したので、光反射率の反射層が得られることになり、それ故、表示画面の輝度を高くして明るい表示を達成できる。また、APC層によって配線を形成することにより、配線抵抗を低く抑えることができ、それ故、動作の高速性を確保できる。

【0075】(改変例) 以上の実施形態では、第2基板4bにカラーフィルタ17を設けたが、カラーフィルタ17は第1基板4aの反射電極9a上に設けることもできる。また、本発明はカラーフィルタを用いない構造の液晶装置にも適用できる。また、図1に示した液晶駆動用IC19a, 19bの配置位置や配線21a, 21b, 28a, 28b等のパターン形状は適宜に変更可能である。

【0076】また、図1に示した実施形態では、第1電極9aや配線28a, 28b等をITO/APC/ITOの3層構造としたが、これに代えて、Cr, Al等から成る単層としても良い。また、以上に説明した実施形態では単純マトリクス型の液晶装置を例示したが、これに代えて、アクティブマトリクス型の液晶装置に本発明を適用することもできる。

【0077】(第2実施形態) 図6は、図1に示した先の実施形態に改変を加えた実施形態を示している。図1に示した実施形態では、絶縁膜11によって電源配線22と接地配線23との間の領域は覆わないものの、それ以外の入力配線28a及び28bの領域は絶縁膜11によって覆うように設定した。

【0078】これに対し、図6に示す本実施形態では、入力配線28a及び28bの全ての領域を絶縁膜11によって覆わないようにした。つまり、絶縁膜11は、電源配線22と接地配線23との間の領域に限らず、電源配線22と制御配線24との間の領域、電源配線22とデータ配線26との間の領域、接地配線23と制御配線24との間の領域、そして接地配線23とデータ配線26との間の領域の各領域に関しても、それらの領域を覆わないように設定した。

【0079】この構成の液晶装置によれば、電源配線22と接地配線23との間に大きな電位差が発生するのと同様に、制御配線24及びデータ配線26を含んだ複数の配線間に大きな電位差が発生する場合にも、マイグレーション等の発生を確実に防止できる。

【0080】(第3実施形態) 図7は、本発明に係る半導体チップ実装基板を用いた本発明に係る電気光学装置の一例である本発明に係る液晶装置の他の実施形態を示している。なお、図7において、図1と同じ符号で示す要素は同じ要素を示しており、それらの要素についての説明は省略する。

【0081】ここに示す液晶装置31は、反射型の表示方式でカラー表示を行うアクティブマトリクス方式の液

(12)

21

晶パネル2に、外部配線基板、例えばFPC (Flexible Printed Circuit) 3を接続したり、その他の付帯機器を付設することによって形成される。

【0082】図7において、液晶パネル2は、図面奥側の第1基板4aと図面手前側の第2基板4bとを環状のシール材6を用いて貼り合わせることによって形成されている。シール材6の一部には液晶を注入するための開口6aが形成される。第1基板4aと第2基板4bとの間には、図8に示すように、シール材6によって貼り合わされた状態で間隙、いわゆるセルギャップが形成され、そのセルギャップ内に開口6a(図1参照)を通して液晶しが封入される。液晶しが封入された後、開口6aは樹脂7等によって封止される。

【0083】図8において、第1基板4aはガラス、プラスチック等によって形成された基材13aを有し、その基材13aの液晶側表面(図8の上側表面)に第1電極9aが形成され、その上に絶縁膜11が形成され、その上に配向膜12aが形成される。また、第1基材13aの外側表面(図8の下側表面)には、偏光板14aが例えば貼着によって装着されている。なお、絶縁膜11は、例えばシリコン酸化膜によって形成される。また、配向膜12aは、例えばポリイミドによって形成される。

【0084】なお、第1基材13aの表裏両面には、必要に応じて上記以外の光学要素が用いられる。例えば、第1基材13aと偏光板14aとの間に位相差板が設けられたり、第1基材13aと第1電極9aとの間に下地膜が設けられたりする。

【0085】第1電極9aは、例えばフォトリソグラフィー法によって形成され、図7に示すように、複数の直線状の電極を複数本互いに間隔を開けて平行に並べることにより、全体としてストライプ状に形成される。なお、図7では第1電極9aは、1本の幅が実際よりも広い幅で、且つ隣り合う電極間の間隔が実際よりも広い間隔で、模式的に描かれているが、実際にはより狭い幅の電極が、より狭い間隔で形成されるものである。

【0086】本実施形態では、第1電極9aは、図8(a)に示すように、金属酸化物であるITOによって形成された第1層16aと、金属であるAPCによって形成された第2層16bと、金属酸化物であるITOによって形成された第3層16cとを順に積層することによって、3層構造として形成されている。第2層16bであるAPC層は電極として作用すると共に光反射層としても機能する。

【0087】図8において、第2基板4bはガラス、プラスチック等によって形成された基材13bを有し、その基材13bの液晶側表面(図8の下側表面)にカラーフィルタ17が形成され、その上に平坦化膜18が形成され、その上に第2電極としての画素電極9bが形成され、その上に配向膜12bが形成される。また、第2基

22

材13bの外側表面(図2の上側表面)には、偏光板14bが例えば貼着によって装着されている。

【0088】なお、カラーフィルタ17は、例えば、赤、緑、青又はシアン、マゼンタ、イエローの3色の色要素をストライプ配列又はその他の周知の配列状態で平面的に配列し、それらの色要素間をブラックマスクで埋めることによって形成される。また、平坦化膜18は、例えばアクリル樹脂によって形成される。また、配向膜12bは、例えばポリイミドによって形成される。

【0089】なお、第2基材13bの表裏両面には、必要に応じて上記以外の光学要素が用いられる。例えば、第2基材13bと偏光板14bとの間に位相差板が設けられたりする。

【0090】本実施形態で用いる第1基板4aは、図3に示した先の実施形態に係る第1基板4aと同じ構成とすることができます。つまり、本実施形態においても、図3に示す絶縁膜11は、第1電極9a、出力配線21a, 21b及び入力配線28a, 28bを覆うことにより、それらを損傷から保護する。また、絶縁膜11はそれらの電極及び配線の全てを完全に覆うのではなくて、図3(a)、図1(a)及び図5に示すように、電源配線22と接地配線23との間の領域を避けて形成される。

【0091】本実施形態で用いる第2基板4bに関しては、図9に示すようにその液晶側表面(図9の奥側表面)に、ストライプ状に形成された複数の直線状のライン配線33と、それらのライン配線33に一定間隔で接続されたアクティブ素子としてのTFD (Thin Film Diode) 素子32とが形成される。複数の画素電極9bはTFD素子32を介してライン配線33に接続されて、全体としてドットマトリクス状に配列されている。

【0092】なお、図7において、第1電極9aと画素電極9bは、第1基板4aと第2基板4bとをシール材6によって貼り合せた状態で、互いに重なり合うようによく形成される。そして、それらの第1電極9a及び画素電極9bのいずれか一方が走査電極として機能し、他方が信号電極として機能する。

【0093】文字、数字等といった像を表示するための最小単位であるドットは、ストライプ状の第1電極9aとドット状の画素電極9bとが重なり合う領域によって形成される。そして、それらのドットが3個集まって1つの画素が形成され、その画素が複数個マトリクス状に配列されることによって表示領域が構成される。上記のカラーフィルタ17に関しては、赤、緑、青の個々の色絵素が個々のドットに対応して配置され、赤、緑、青の3色が集まって1つの画素が形成される。

【0094】TFD素子32の近傍の構造を示すと、例えば図10に示す通りである。図10に示すものは、いわゆるBack-to-Back (バック・ツー・バック) 構造のTFD素子を用いたものである。図10において、ライン配線33は、例えば、TaW (タンタル・タンクスチ

(13)

23

ン) によって形成された第1層33aと、例えば陽極酸化膜であるTa<sub>2</sub>O<sub>5</sub> (酸化タンタル) によって形成された第2層33bと、例えばCrによって形成された第3層33cとから成る3層構造に形成されている。

【0095】また、TFD素子32を構成する第1TFD要素32a及び第2TFD要素32bは、それぞれ、TaWによって形成された第1金属層36と、陽極酸化によって形成されたTa<sub>2</sub>O<sub>5</sub>の絶縁層37と、ライン配線33の第3層33cと同一層であるCrの第2金属層38との3層積層構造によって構成されている。

【0096】第1TFD要素32aは、ライン配線33側からの電流が第2金属層38→絶縁層37→第1金属層36の順で流れるような積層構造に構成される。他方、第2TFD要素32bは、ライン配線33側からの電流が第1金属層36→絶縁層37→第2金属層38の順で流れるような積層構造に構成される。このように一対のTFD要素32a及び32bを電気的に逆向きに直列接続してバック・ツー・バック構造のTFD素子を構成することにより、TFD素子のスイッチング特性の安定化が達成されている。画素電極9bは、第2TFD要素32bの第2金属層38に導通するように、例えば透明導電材であるITOによって形成される。

【0097】図3に示す第1基板4aと図9に示す第2基板4bとを図7に示すように貼り合せたとき、第1基板4a側の出力配線21bはシール材6の中に分散された導通材27を介して第2基板4b側のライン配線33と導電接続する。これにより、張り出し部8bに液晶駆動用IC19bを実装したとき、その液晶駆動用IC19bの出力端子、すなわち出力バンプは、出力配線21b、導通材27、ライン配線33、そしてTFD素子32を介して画素電極9bに導電接続される。これにより、第1基板4aと第2基板4bとの間で、いわゆる上下導通が達成される。一方、張り出し部8aに液晶駆動用IC19aを実装すると、その液晶駆動用IC19aの出力端子、すなわち出力バンプは出力配線21aを介して第1電極9aにつなげられる。

【0098】本実施形態に係る液晶装置31は上記のように構成されているので、図8において、第2基板4bの外側、すなわち観察側から入射した光は、液晶層Lを通過して、APC層を含む第1電極9aすなわち反射層に到達し、その反射層で反射して、再び液晶層Lを通過して第1基板4bを通過して偏光板14bへ到達する。

【0099】一方、図10において、ライン配線33に印加されている電圧に関わり無く、TFD素子32がオンする選択電圧を第1電極9aに印加すると、当該第1電極9aと当該ライン配線33の交差部に対応するTFD素子32がオンして、そのオンしたTFD素子32に接続された液晶容量に、当該選択電圧と当該データ電圧との差に応じた電荷が蓄積される。その電荷蓄積後、第1電極9aに非選択電圧を印加して、当該TFD素子3

(13)

24

2をオフさせても、液晶容量における電荷の蓄積は維持される。

【0100】ここで、液晶容量に蓄積される電荷量に応じて、液晶Lの配向状態が変化するので、偏光14b (図8参照) を通過する光量も、蓄積された電荷量に応じて変化する。従って、選択された印加されたときのデータ電圧によって液晶容量における電荷の蓄積量をドットごとに制御することで、所定の階調表示が可能になる。

【0101】ところで、本実施形態においても、図7において、出力配線21a, 21b及び入力配線28a, 28bの表面は、液晶装置の製造過程中において汚染されることがあり、この上に絶縁膜11を形成すると、その汚染が絶縁膜11によって封じ込まれるおそれがある。このような状態で配線に電圧が印加されると、特に隣接する配線間に大きな電位差が加わるととき、マイグレーションが発生して当該配線が損傷して、表示品質が低下するおそれがある。

【0102】これに対し、本実施形態では、大きな電位差、すなわち大きな電界が加わると考えられる領域、すなわち、電源配線22と接地配線23との間の領域、を避けて絶縁膜11を形成した。逆に言えば、電源配線22と接地配線23との間の領域には絶縁膜11を設けない構成を採用した。この構成により、製造工程中に電源配線22等の表面が汚染されたとしても、その汚染が絶縁膜11で封じ込まれることがなくなり、それ故、液晶装置の駆動時に配線間に高電界が印加されたとしても、マイグレーションの発生を防止できるようになった。

【0103】(第4実施形態) 図11は、本発明に係る半導体チップ実装基板を用いた本発明に係る電気光学装置の一例である本発明に係る液晶装置のさらに他の実施形態を示している。なお、図11において、図1と同じ符号で示す要素は同じ要素を示しており、それらの要素についての説明は省略する。

【0104】ここに示す液晶装置41は、半透過反射型の表示方式でカラー表示を行うアクティブマトリクス方式の液晶パネル2に、外部配線基板、例えばFPC (Flexible Printed Circuit) 3を接続したり、図12に示すように照明装置42をバックライトとして付設したり、さらに必要に応じてその他の付帯機器を付設することによって形成される。

【0105】図11において、液晶パネル2は、図面奥側の第1基板4aと図面手前側の第2基板4bとを環状のシール材6を用いて貼り合すことによって形成されている。シール材6の一部には液晶を注入するための開口6aが形成される。第1基板4aと第2基板4bとの間には、図12に示すように、シール材6によって貼り合わされた状態で間隙、いわゆるセルギャップが形成され、そのセルギャップ内に開口6a (図1参照) を通して液晶Lが封入される。液晶Lが封入された後、開口6

(14)

25

aは樹脂7等によって封止される。

【0106】図12において、第1基板4aはガラス、プラスチック等によって形成された基材13aを有し、その基材13aの液晶側表面(図12の上側表面)にライン配線33、TFD素子32及び画素電極9aが形成され、その上に絶縁膜11が形成され、その上に配向膜12aが形成される。また、第1基材13aの外側表面(図12の下側表面)には、偏光板14aが例えば貼着によって装着されている。なお、絶縁膜11は、例えばシリコン酸化膜によって形成される。また、配向膜12aは、例えばポリイミドによって形成される。

【0107】また、照明装置42は、LEDや冷陰極管等といった光源43と、光源43からの直線光を平面光に変換する導光体44とによって構成される。この照明装置42は、観察側と反対側の基板である第1基板4aの外側に配設される。

【0108】なお、第1基材13aの表裏両面には、必要に応じて上記以外の光学要素が用いられる。例えば、第1基材13aと偏光板14aとの間に位相差板が設けられたり、第1基材13aと第1電極9aとの間に下地膜が設けられたりする。

【0109】ライン配線33は、図13に示すように、複数本が互いに間隔を開けて平行に並べられることによって全体的にストライプ状に形成され、TFD素子32はそれぞれのライン配線33に間隔をおいて設けられ、そして、個々のTFD素子32に画素電極9aが接続される。これにより、複数の画素電極9aはドットマトリクス状に配列される。

【0110】図13における矢印A部分を拡大して示すと図14の通りである。図示の通り、ライン配線33と画素電極9aとの間に介在するTFD素子32は、第1TFD要素32aと第2TFD要素32bとを直列に接続した構造の、いわゆるバック・ツー・バック構造のTFD素子として構成されている。図14におけるB-B線に従った断面図である図15に示すように、ライン配線33は、例えば、TaW(タンタル・タングステン)によって形成された第1層33aと、例えば陽極酸化膜であるTa<sub>2</sub>O<sub>5</sub>(酸化タンタル)によって形成された第2層33bと、例えば反射性金属であるAPCによって形成された第3層33cとから成る3層構造に形成されている。

【0111】また、TFD素子32を構成する第1TFD要素32a及び第2TFD要素32bは、それぞれ、例えばTaWによって形成された第1金属層36と、陽極酸化によって形成されたTa<sub>2</sub>O<sub>5</sub>の絶縁層37と、ライン配線33の第3層33cと同一層であるAPCによって形成された第2金属層38との3層積層構造によって構成されている。

【0112】第1TFD要素32aは、ライン配線33側からの電流が第2金属層38→絶縁層37→第1金属

26

層36の順で流れるような積層構造に構成される。他方、第2TFD要素32bは、ライン配線33側からの電流が第1金属層36→絶縁層37→第2金属層38の順で流れるような積層構造に構成される。このように一对のTFD要素32a及び32bを電気的に逆向きに直列接続してバック・ツー・バック構造のTFD素子を構成することにより、TFD素子のスイッチング特性の安定化が達成されている。

【0113】画素電極9aは、第2TFD要素32bの第2金属層38と同一層であるAPCによって形成される。そして図14に示すように、画素電極9aの対角線上の2個所には光透過用の開口46が形成されている。また、図15において、ライン配線33、TFD素子32及び画素電極9aの表面に、例えば透明導電膜であるITOによって保護膜47が形成される。そして、図12を用いて説明した絶縁膜11がその保護膜47の上に積層され、さらに配向膜12aがその保護膜47の上に積層される。

【0114】図13において、第1基板4aの液晶側表面(すなわち、図13の手前側表面)には、シール材6の下に絶縁膜11が設けられ、絶縁膜11の下にライン配線33、TFD素子32及び画素電極9aが設けられる。また、液晶駆動用IC19aのための出力配線21a、液晶駆動用IC19bのための出力配線21b、そして液晶駆動用IC19bのための入力配線28が設けられる。入力配線28には、電源配線22、接地配線23、制御配線24、そしてデータ配線26といった各種配線が含まれる。液晶駆動用IC19aに関しては外部接続用の端子49の直ぐ近くに設けられる関係上、液晶駆動用IC19aのために入力配線はほとんど無い状態となっている。

【0115】本実施形態においても、絶縁膜11は、画素電極9a、出力配線21a、21b及び入力配線28a、28bを覆うことにより、それらを損傷から保護する。また、絶縁膜11はそれらの電極及び配線の全てを完全に覆うのではなくて、図3(a)、図1(a)及び図5に示すように、電源配線22と接地配線23との間の領域を避けて形成される。

【0116】出力配線21aは、ライン配線33から延びてシール材6を通過して張り出し部8aへ延びるように形成される。また、出力配線21bは、シール材6を通過してその一端がシール材6によって囲まれる領域、すなわち液晶封入領域の中へ入っており、他端が基板4aの張り出し部8bへ張り出している。シール材6の内部には球形状又は円筒形状の導通材27が分散状態で混入されている。

【0117】出力配線21a及び21b並びに入力配線28は、いずれも、図12(a)に示すように第1層48a及び第2層48bの2層構造によって形成される。第1層48aは、図15に示したライン配線33の第3

(15)

27

層33c、TFD素子32の第2金属層38及び画素電極9aをそれぞれAPCによって形成するときに、同時にAPCによって形成される。また、図12(a)の第2層48bは、図15において保護膜47をITOによって形成するときに、同じITOによって形成される。このように配線をAPCで形成することにより、配線の低抵抗化が達成され、また、その上にITOを被せることにより、APCの保護が達成される。

【0118】なお、液晶駆動用IC19bは第1基板4aの第1辺H1に実装されるように設定され、もう一方の液晶駆動用IC19aは第1辺H1と交差する方向、より具体的にはほぼ直角に交差する方向に延びる第2辺H2に実装されるように設定される。本実施形態では、外部接続端子49を第2辺H2のほぼ中央部の辺端部に形成したので、第1辺H1側の液晶駆動用IC19bのための入力配線28は、第1辺H1から第2辺2にかけて長く形成されている。

【0119】図12において、第2基板4bは、図2に示した実施形態の場合の第2基板4bとほぼ同じに構成される。従って、重複を避けるために第2基板4bに関する説明については、図2に関連して説明した内容を参照することにして、その説明を省略する。

【0120】本実施形態に係る液晶装置41は光の供給方法として反射型及び透過型の2種類を選択して実行できる。まず、反射型の光供給方法を採用する場合には、図12において、第2基板4bの外側、すなわち観察側から入射した光が、液晶層Lを通過して、APC層を含む画素電極9aすなわち反射層に到達し、その反射層で反射して、再び液晶層Lへ供給される。

【0121】また、透過型の光供給方法を採用する場合には、照明装置42の光源43が発光し、その光が導光体44によって面状に変換されて液晶パネル2へ供給される。こうして供給された光は、第1基材13a、画素電極9aの開口46(図14参照)、絶縁膜22、そして配向膜12aを透過して液晶層Lへ供給される。

【0122】一方、図11において、液晶駆動用IC19a及び19bによって各ドットに所属するTFD素子32のオン/オフをドットごとに制御することにより、液晶容量に蓄積される電荷量を制御し、これにより、液晶Lの配向状態をドットごとに変化させる。この結果、反射型表示及び透過型表示の際に液晶層Lに供給される光を、画素毎に変調することにより、図12の第2基板4bの外側に文字等といった像を表示する。

【0123】ところで、本実施形態においても、図11において、出力配線21a、21b及び入力配線28の表面は、液晶装置の製造過程中において汚染されることがあり、この上に絶縁膜11を形成すると、その汚染が絶縁膜11によって封じ込まれるおそれがある。このような状態で配線に電圧が印加されると、特に隣接する配線間に大きな電位差が加わると、マイグレーションが

(15)

28

発生して当該配線が損傷して、表示品質が低下するおそれがある。

【0124】これに対し、本実施形態では、大きな電位差、すなわち大きな電界が加わると考えられる領域、すなわち、電源配線22と接地配線23との間の領域、を避けて絶縁膜11を形成した。逆に言えば、電源配線22と接地配線23との間の領域には絶縁膜11を設けない構成を採用した。この構成により、製造工程中に電源配線22等の表面が汚染されたとしても、その汚染が絶縁膜11で封じ込まれることがなくなり、それ故、液晶装置の駆動時に配線間に高電界が印加されたとしても、マイグレーションの発生を防止できるようになった。

【0125】なお、本実施形態の場合は、図13に示すように、電源配線22及び接地配線23が第1辺側領域H1と第2辺側領域H2の2つの領域に跨って配置されるので、結果的に、それらの配線の長さが長くなっている。このように配線の長さが長くなる場合には、図1や図7の場合のように配線の長さが短い場合に比べてマイグレーション等が発生し易い傾向にある。しかしながら、このような場合であっても本発明を適用して、電源配線22と接地配線23との間の領域を避けて絶縁膜11を設ければ、マイグレーション等の発生を確実に防止できる。

【0126】(第5実施形態) 図16は、本発明に係る半導体チップ実装基板を用いた本発明に係る電気光学装置の一例である本発明に係るエレクトロルミネッセンス装置の一実施形態を示している。ここに示すエレクトロルミネッセンス装置51は、VII-VII線に従った断面図である図17に示すように、基材53の上に第1電極としての陽極、すなわちアノード59aを複数本、間隔を開けて互いに平行に形成し、さらにこれらのアノード59aの間に絶縁膜11を形成し、その上に有機エレクトロルミネッセンス発光層52を形成し、さらにその上に第2電極としての陰極すなわちカソード59bを形成することによって作製されている。

【0127】アノード59aは、図16に示すように、複数本が間隔を開けて互いに平行に並べられて全体としてストライプ状に形成されている。また、カソード59bは同じく複数本が間隔を開けて互いに平行に且つアノード59aとほぼ直交するように並べられて全体としてストライプ状に形成されている。また、有機エレクトロルミネッセンス発光層52は、図16におけるVII-VII線に従った断面図である図18からも分かるように、カソード59bとほぼ同じ位置に形成されている。

【0128】有機エレクトロルミネッセンス発光層52は、周知の通り、それを挟む電極に所定の電圧を印加したときに固有の色で発光する物質であり、本実施形態では、例えば、赤で発色するもの、緑で発色するもの、青で発色するものの3種類を互いに隣り合わせに配列して

(16)

29

1つのユニットとし、このユニットをアノード59aの延在方向、すなわち長手方向へ互いに平行に並べてある。赤、緑、青の3色の有機エレクトロルミネッセンス発光層52とアノード59aとが交差する領域が1つの画素を構成し、この画素がドットマトリクス状に配列することにより、表示領域が形成される。

【0129】図16において、基材53の右側の第1辺H1には駆動用IC19bが実装され、第1辺H1に交差する第2辺H2には駆動用IC19aが実装される。また、外部回路との間の電気的な接続を果たすための配線基板、例えばFPC3が基材53の隅部に接続される。そして、駆動用IC19aの出力バーンプとカソード59bとが出力配線21aによって接続され、駆動用IC19bの出力バーンプとアノード59aとが出力配線21bによって接続されている。

【0130】また、駆動用IC19aとFPC3との間が入力配線28aによって接続され、さらに、駆動用IC19bとFPC3との間が入力配線28bによって接続されている。入力配線28a及び28bは、それぞれ、電源配線22、接地端子23、制御配線24、そしてデータ配線26を含んでいる。出力配線21a及び21b並びに入力配線28a及び28bは、いずれも、APCを含んで構成されており、これにより、配線抵抗の低抵抗化が達成されていて、表示動作の安定性及確実性が確保されている。

【0131】なお、本実施形態において、絶縁膜11は、複数のアノード59a間の絶縁を確保すると共に、出力配線21b及び入力配線28a, 28bを覆うことにより、それらを損傷から保護する。また、絶縁膜11はそれらの電極及び配線の全てを完全に覆うのではなくて、電源配線22と接地配線23との間の領域を避けて形成される。

【0132】本実施形態に係るエレクトロルミネッセンス装置51は以上のように構成されているので、有機エレクトロルミネッセンス層52に印加される電圧をドットごとに制御することにより、希望する座標位置を希望する色で発光させることにより、加法混色の原理によって文字、図形等といった像を希望する色で表示することができる。

【0133】また、本実施形態では、配線のうち大きな電位差、すなわち大きな電界が加わると考えられる領域、すなわち、電源配線22と接地配線23との間の領域、を避けて絶縁膜11を形成した。逆に言えば、電源配線22と接地配線23との間の領域には絶縁膜11を設けない構成を採用した。この構成により、エレクトロルミネッセンス装置の製造工程中に電源配線22等の表面が汚染されたとしても、電源配線22と接地配線23との間においてその汚染が絶縁膜11で封じ込まれることがなくなり、それ故、エレクトロルミネッセンス装置の駆動時に配線間に高電界が印加されたとしても、マイ

(16)

30

グレーションの発生を防止できるようになった。

【0134】(第6実施形態)図19は、本発明に係る電子機器の一例である携帯電話機の一実施形態を示している。この携帯電話機60は、液晶装置や有機エレクトロルミネッセンス装置等といった電気光学装置によって構成された表示部61と、アンテナ62と、スピーカ63と、キースイッチ群64と、マイクロホン65とを有する。表示部としての電気光学装置61は、例えば、図1、図7、図11に示したような各種の液晶装置や、図16に示した有機エレクトロルミネッセンス装置等を用いて構成できる。

【0135】(第7実施形態)図20は、本発明に係る電子機器の一例である腕時計の一実施形態を示している。この腕時計70は表示部として電気光学装置61を有しており、この電気光学装置61は、例えば、図1、図7、図11に示したような各種の液晶装置や、図16に示した有機エレクトロルミネッセンス装置等を用いて構成できる。

【0136】(第8実施形態)図21は、本発明に係る電子機器の一例である携帯型情報処理装置の一実施形態を示している。この携帯型情報処理装置80は、例えば、ワードプロセッサ、パーソナルコンピュータ等として提供されるものである。ここに示す携帯型情報処理装置80は、本体78の表面に設けられたキーボード等といった入力装置79と、表示部としての電気光学装置61とを有する。

【0137】本体78の内部に配設されたプロセッサの処理により、キーボード79を通して入力された情報や、その情報に基づく何等かの演算処理が表示部61に表示される。

【0138】

【発明の効果】本発明によれば、高電位が印加される電源配線と接地配線との間の領域を避けて絶縁膜を形成したので、換言すれば、電源配線と接地配線との間の領域には絶縁膜を設けない構成を採用したので、半導体チップ実装基板や液晶装置等の製造工程中に電源電圧系配線の表面が汚染されたとしても、その汚染が絶縁膜で封じ込まれることがなくなり、それ故、半導体チップ実装基板等の駆動時に高電界が印加されたとしても、マイグレーションの発生を防止できる。

【図面の簡単な説明】

【図1】本発明に係る液晶装置の一実施形態を示す平面図である。

【図2】図1のII-II線に従って液晶装置の断面構造を示す断面図である。

【図3】図1の液晶装置を構成する一方の基板の平面図である。

【図4】図1の液晶装置を構成する他方の基板の平面図である。

【図5】図3(a)におけるV-V線に従った断面図であ

(17)

31

る。

【図6】図1の液晶装置の変形例を示す平面図である。

【図7】本発明に係る液晶装置の他の実施形態を示す平面図である。

【図8】図7におけるV I I I I - V I I I 線に従って液晶装置の断面構造を示す断面図である。

【図9】図7の液晶装置を構成する一方の基板を示す平面図である。

【図10】図7の液晶装置で用いられるアクティブ素子の一例を示す斜視図である。

【図11】本発明に係る液晶装置のさらに他の実施形態を示す平面図である。

【図12】図11におけるI I - I I 線に従って液晶装置の断面構造を示す断面図である。

【図13】図11の液晶装置を構成する一方の基板を示す平面図である。

【図14】図13の矢印Aで示す部分を拡大してしめす図である。

【図15】図14におけるB-B線に従った断面図である。

【図16】本発明に係るエレクトロルミネッセンス装置の一実施形態を示す平面図である。

【図17】図16におけるV I I - V I I 線に従った断面図である。

【図18】図16におけるV I I I - V I I I 線に従った断面図である。

【図19】本発明に係る電子機器の一例である携帯電話機の実施形態を示す図である

【図20】本発明に係る電子機器の一例である腕時計の一実施形態を示す図である

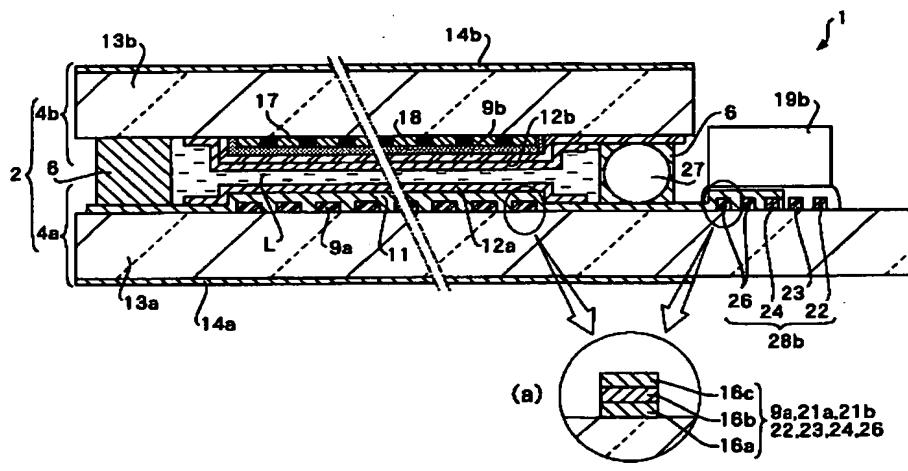
【図21】本発明に係る電子機器の一例である携帯型情報処理装置の一実施形態を示す図である。

32

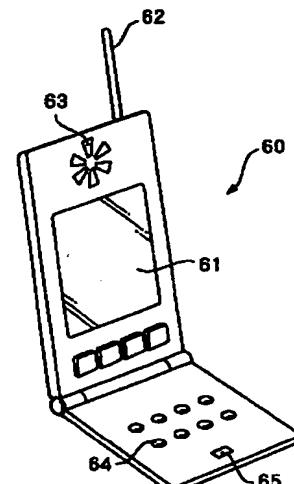
## 【符号の説明】

1	液晶装置
2	液晶パネル
4 a, 4 b	基板
6	シール材
8 a, 8 b	張り出し部
9 a, 9 b	電極
11	絶縁膜
13 a, 13 b	基材
14 a, 14 b	偏光板
19 a, 19 b	液晶駆動用 I C (半導体チップ)
21 a, 21 b, 21 c	出力配線
23	接地配線
24	制御配線
26	データ配線
27	導通材
28	入力配線
31	液晶装置
32	T F D 要素
33	ライン配線
41	液晶装置
46	開口
47	保護膜
51	エレクトロルミネッセンス装置
52	有機エレクトロルミネッセンス層
53	基材
59 a, 59 b	電極
60	携帯電話機
70	腕時計
L	液晶
H 1	第1辺
H 2	第2辺

【図2】

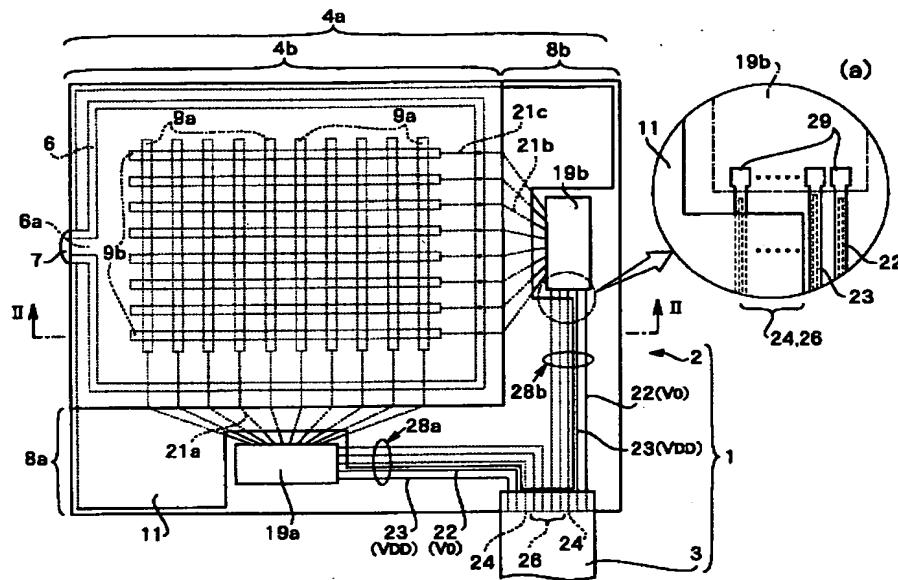


【図19】

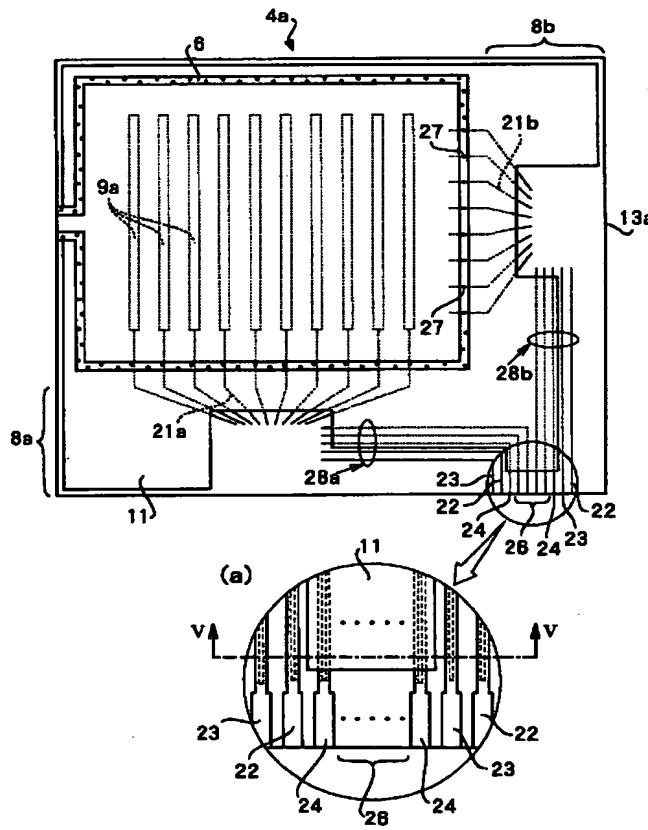


(18)

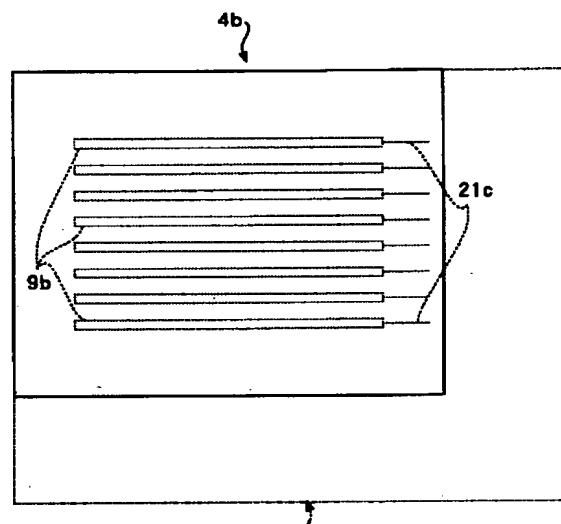
【図1】



【図3】

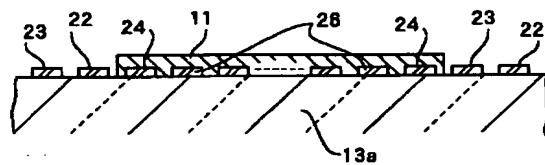


【図4】

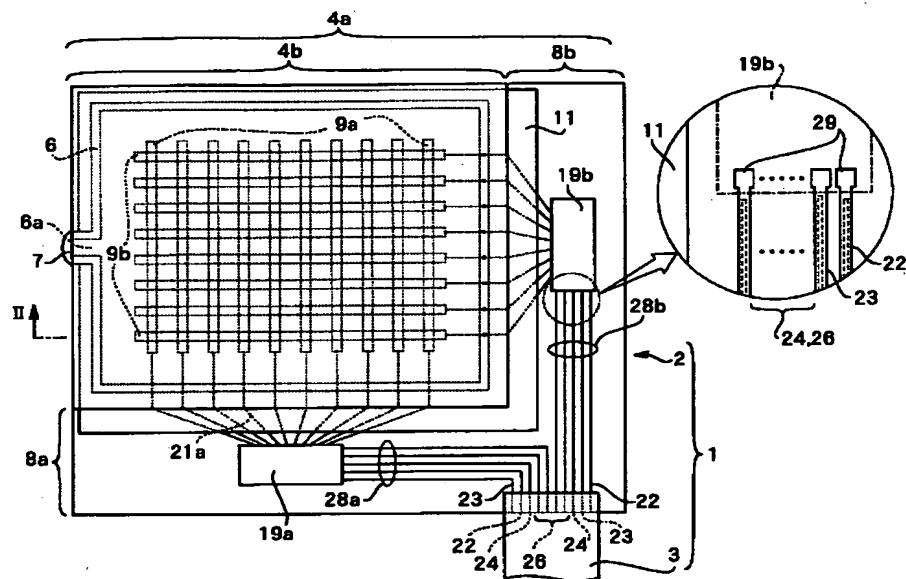


(19)

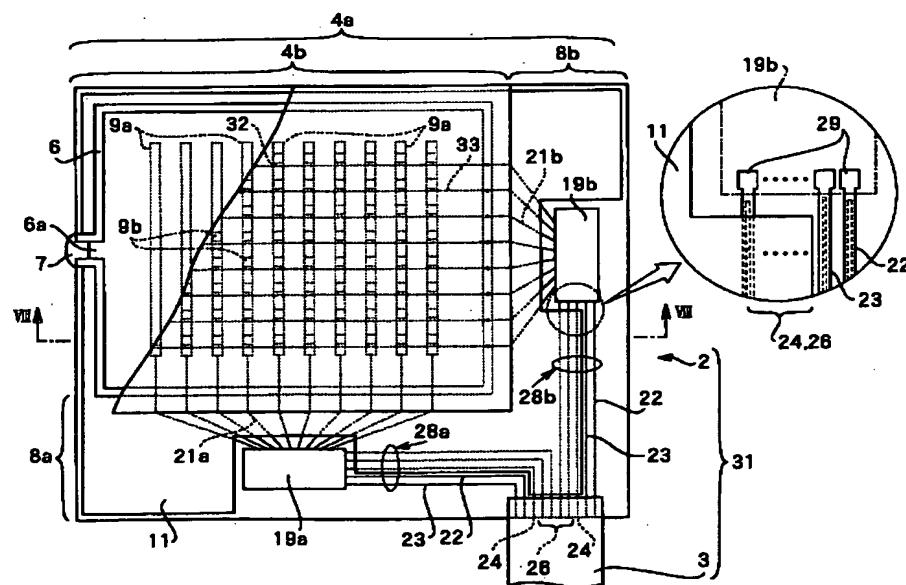
【図5】



【図6】

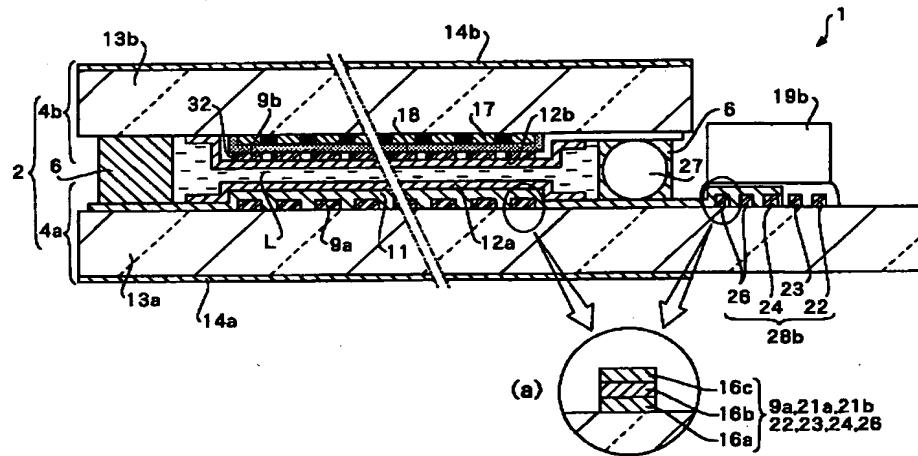


【図7】

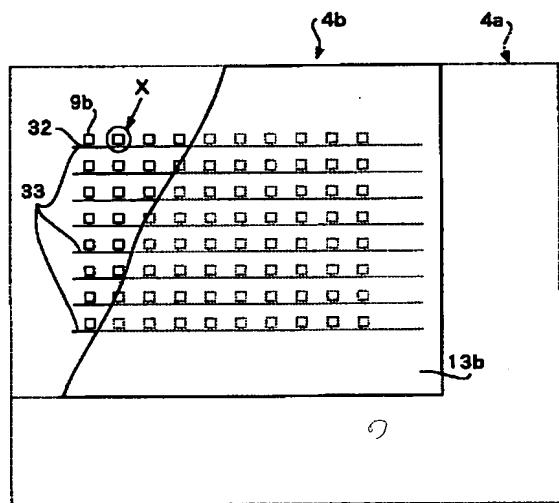


(20)

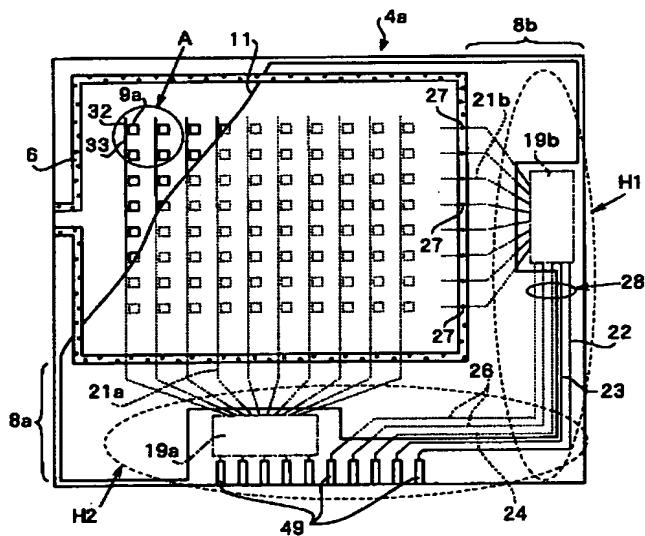
【図8】



【図9】

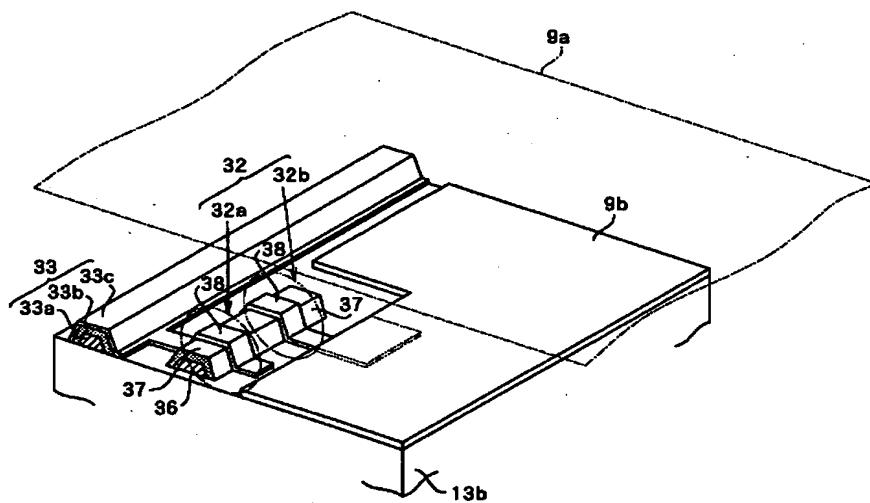


【図13】

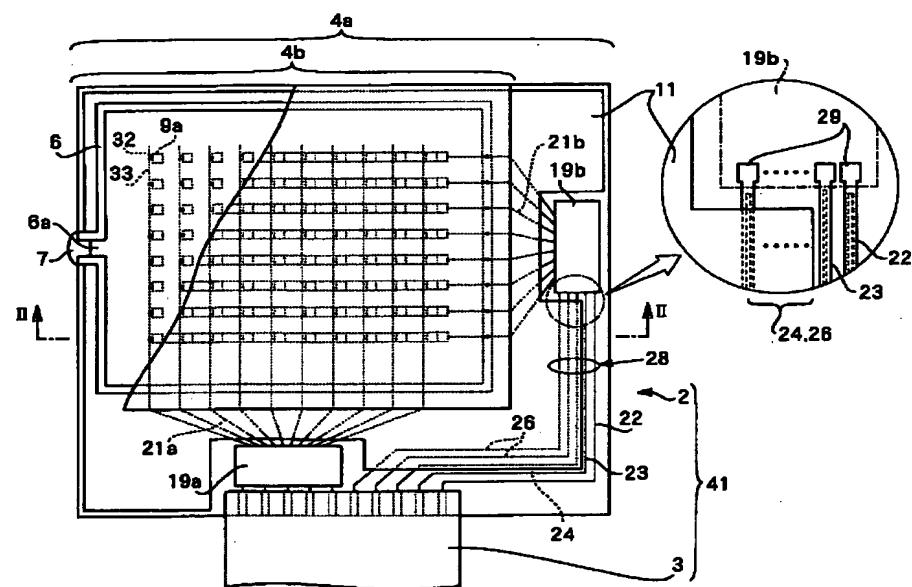


(21)

【図10】

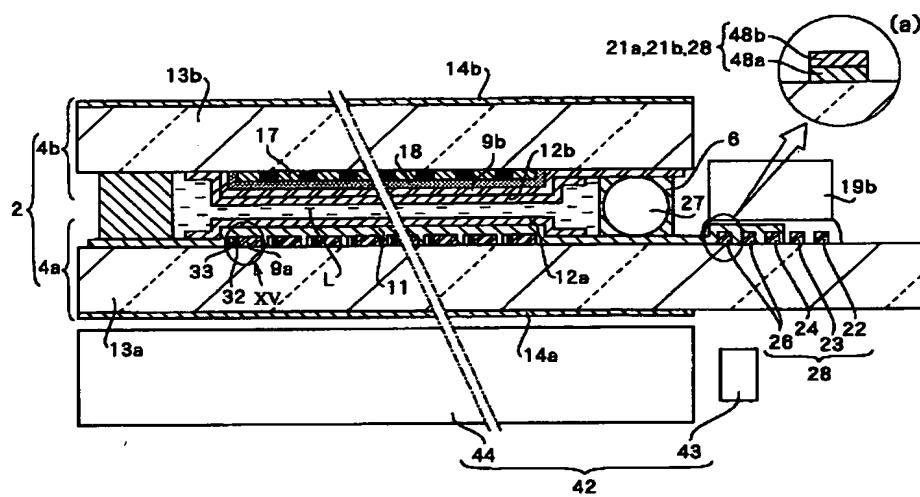


【図11】



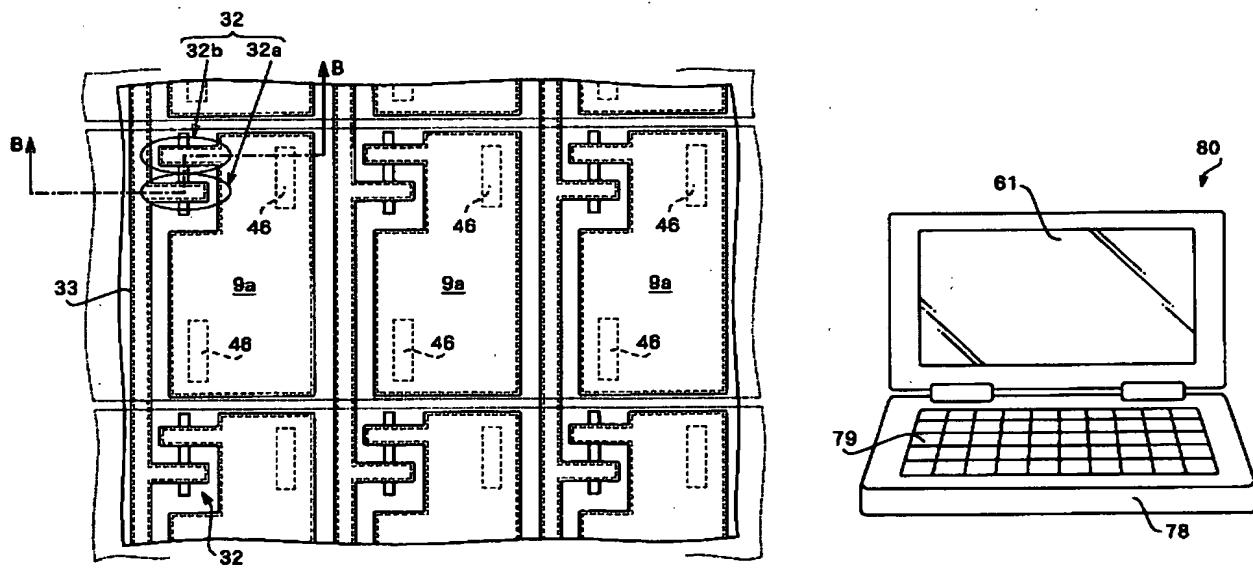
(22)

【図12】



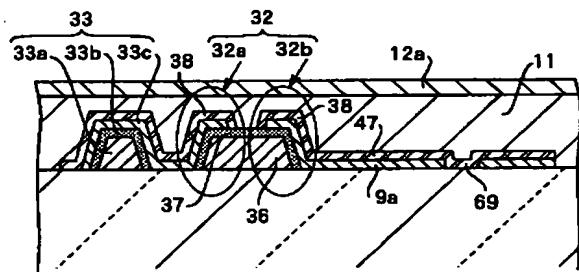
【図14】

【図21】

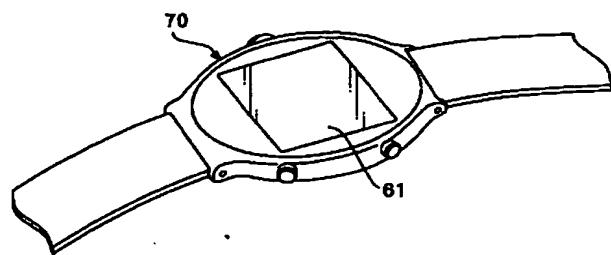


(23)

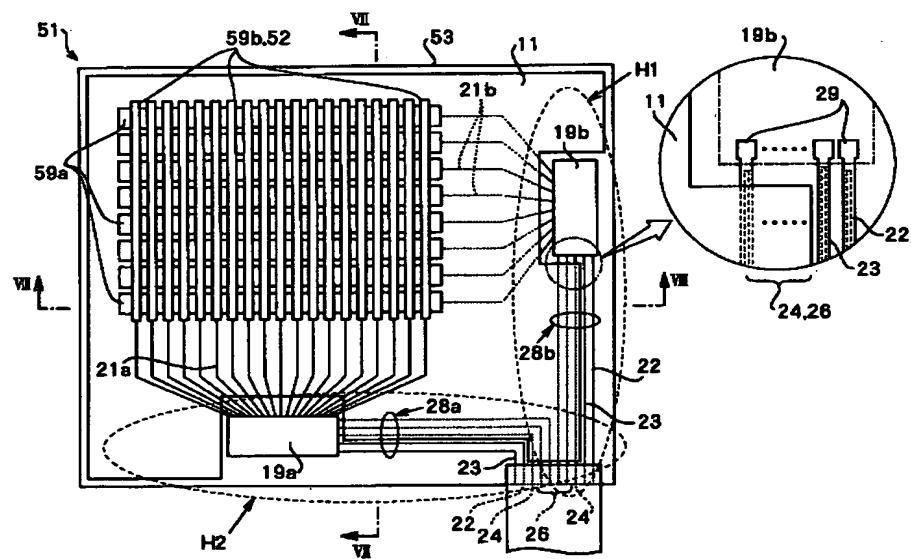
【図15】



【図20】

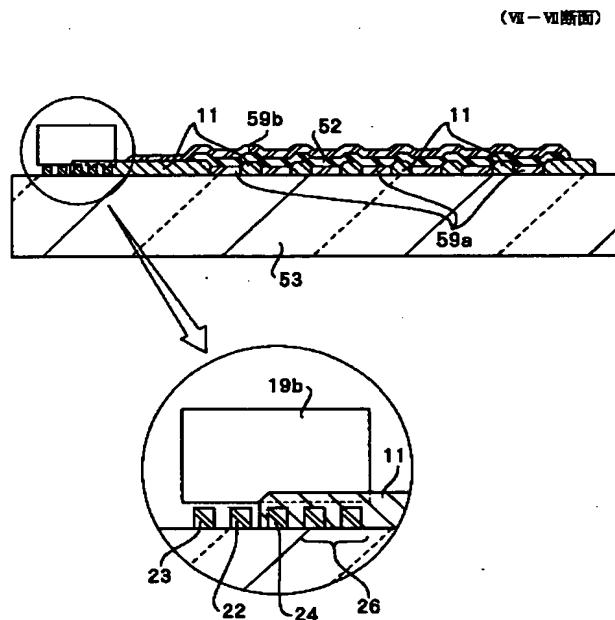


【図16】

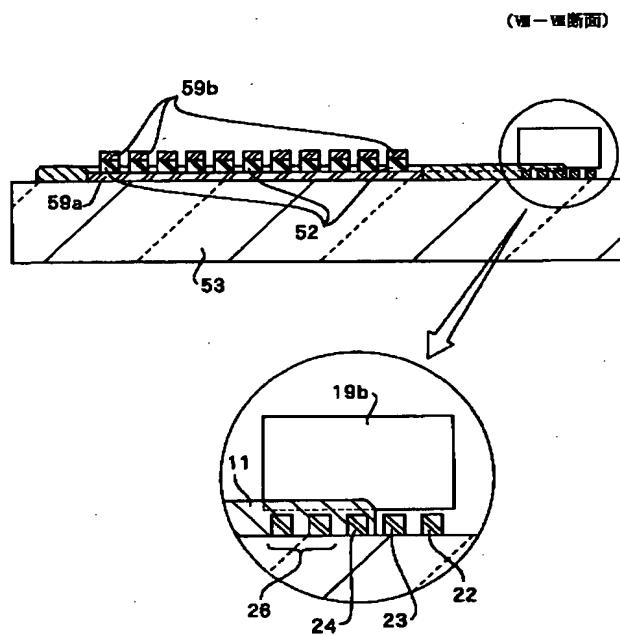


(24)

【図17】



【図18】



フロントページの続き

(51) Int. Cl. 7

H 05 B 33/02  
33/14

識別記号

F I

H 05 B 33/14  
H 01 L 23/12

マークコード (参考)

A  
Q

F ターム (参考) 2H092 GA35 GA60 HA06 NA17 NA28  
NA29  
3K007 AB11 EB00  
5C094 AA32 BA03 BA29 BA43 CA19  
DB01 DB02 DB03 DB04 EA04  
EA07 EB02 FB12 FB15 HA03  
HA08 HA10  
5G435 AA14 BB05 BB12 EE33 EE37  
GG34 LL07 LL08 LL10

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- BLACK BORDERS**
- IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- FADED TEXT OR DRAWING**
- BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- SKEWED/SLANTED IMAGES**
- COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- GRAY SCALE DOCUMENTS**
- LINES OR MARKS ON ORIGINAL DOCUMENT**
- REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**